PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-114645
(43)Date of publication of application : 18.04.2003

(51)Int.Cl. G09G 3/30
G09G 3/20

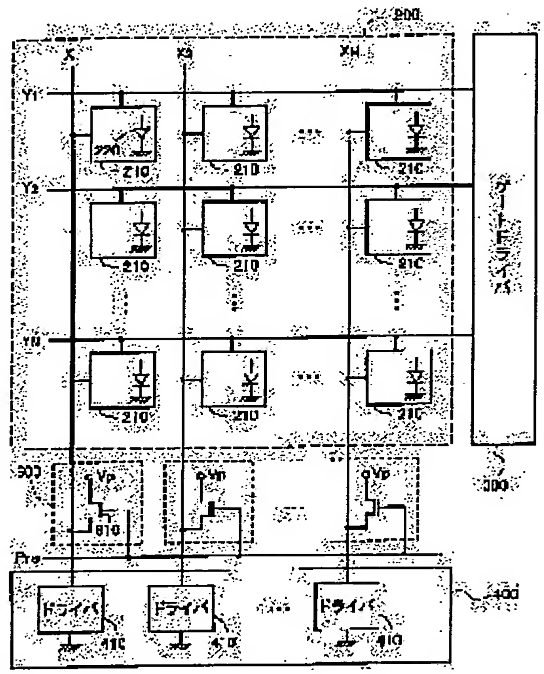
(21)Application number : 2001-368399
(22)Date of filing : 03.12.2001

(71)Applicant : SEIKO EPSON CORP
(72)Inventor : KASAI TOSHIYUKI

(30)Priority
Priority number : 2001235387 Priority date : 02.08.2001 Priority country : JP

(54) DRIVING OF DATA LINE USED TO CONTROL UNIT CIRCUIT

(57)Abstract:
PROBLEM TO BE SOLVED: To reduce driving time of a data line connected to a unit circuit.
SOLUTION: A display matrix section 200 has pixel circuits 210 which are arranged in a matrix manner, a plurality of gate lines Y1 and Y2, etc., extended along a row direction and a plurality of data lines X1, X2, etc., extended in a column direction. Scanning lines are connected to a gate driver 300 and data lines are connected to a data line driver 400. A precharge circuit 600 and an added current circuit are provided for each data line as a means to accelerate charging or discharging of the data line. For each data line, the acceleration of charging or discharging is conducted by precharges and added current prior to the completion of the setting of light emitting gradation in the circuit 210.



LEGAL STATUS
[Date of request for examination] 02.12.2004
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3951687
[Date of registration] 11.05.2007
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

CLAIMS

[Claim(s)]
[Claim 1] The unit circuit matrix by which two or more unit circuits which are the electro-optic devices driven by the active-matrix driving method, and include the circuit for adjusting the gradation of luminescence of a light emitting device and said light emitting device, respectively were arranged in the shape of a matrix, Two or more scanning lines connected to the unit circuit group arranged along with the line writing direction of said unit circuit matrix, respectively, Two or more data lines connected to the unit circuit group arranged along the direction of a train of said unit circuit matrix, respectively, The scanning-line drive circuit for connecting with said two or more scanning lines, and choosing one line of said unit circuit matrix, The data signal generation circuit which the data signal according to the gradation of luminescence of said light emitting device is generated, and can be outputted on [of said two or more data lines] at least one data line, An electro-optic device equipped with the charge-and-discharge acceleration section which can accelerate charge or discharge of said data line in case said data signal is supplied to at least one unit circuit which exists in the line chosen by said scanning-line drive circuit through said data line.
[Claim 2] It is the electro-optic device with which it is an electro-optic device according to claim 1, and accommodation of said luminescence gradation by said unit circuit is performed according to the current value of said data signal.
[Claim 3] It is an electro-optic device according to claim 1 or 2. Said light emitting device It is the component of the current drive mold from which the gradation of luminescence changes according to the flowing current value. Said unit circuit By connecting with the control electrode of the drive transistor prepared in the path of a current of flowing to said light emitting device, and said drive transistor, and holding the amount of charges according to the operating state of said drive transistor The electro-optic device to which it has a maintenance capacitor for setting up the current value which flows to said light emitting device, and the amount of stored charge of said maintenance capacitor is adjusted by said data signal.
[Claim 4] It is an electro-optic device according to claim 3. Said unit circuit Furthermore, the 1st switching transistor used in case it connects with said data line and said maintenance capacitor and said data signal adjusts the amount of stored charge of said maintenance capacitor, It has the 2nd switching transistor connected at the drive transistor, and said said light emitting device and serial. Each scanning line The said 1st, 1st [which were connected to each of the 2nd switching transistor], and 2nd sub scanning line is included. Said scanning-line drive circuit (i) In the 1st actuation which sets said 1st switching transistor as an ON state, and adjusts the amount of stored charge of said maintenance capacitor in the 1st predetermined period, and the 2nd period after the 1st period of (ii) above The electro-optic device which sets said 2nd switching transistor as an ON state while setting said 1st switching transistor as an OFF state, and performs 2nd actuation made to emit light to said light emitting device.
[Claim 5] It is an electro-optic device including the precharge circuit where are an electro-optic device according to claim 1 to 4, and it is possible for said charge-and-discharge acceleration section to precharge said two or more data lines.
[Claim 6] Said precharge circuit is an electro-optic device which are periods other than said 2nd period, and performs said precharge in the specific precharge period before said 1st period is completed including the precharge circuit where it is possible to be an electro-optic device according to claim 4, and for said charge-and-discharge acceleration section to precharge said two or more data lines.
[Claim 7] Said precharge period is an electro-optic device set up before being an electro-optic device according to claim 6 and starting said 1st period.
[Claim 8] It is the electro-optic device set as the period when it is an electro-optic device according to claim 6 at, and said precharge period contains a part of early stages of said 1st period.
[Claim 9] When it is an electro-optic device according to claim 5 to 8 and said precharge circuit precharges said data line, it is the electro-optic device which makes said data line the electrical potential difference equivalent to a low tonal range below the median of luminescence gradation.
[Claim 10] When it is an electro-optic device according to claim 9 and said precharge circuit precharges said data line, it is the electro-optic device which makes said data line the electrical potential difference equivalent to the gradation near the lowest luminescence gradation that is not zero.
[Claim 11] It is the electro-optic device which it is an electro-optic device according to claim 5 to 10, and each unit circuit is prepared for two or more color components of every, respectively, and can be charged or discharged by

said precharge circuit in said data line with different potential for every color component.
[Claim 12] Said charge-and-discharge acceleration section is an electro-optic device including the addition current circuit which adds the current value for accelerating charge or discharge of said data line to the current value of the data signal are an electro-optic device according to claim 1 to 4, and corresponding to the gradation of luminescence of each of said light emitting device.
[Claim 13] Addition of said current value is an electro-optic device performed in early stages of the period when the data signal are an electro-optic device according to claim 12, and corresponding to the gradation of luminescence of each of said light emitting device is generated.
[Claim 14] It is an electro-optic device containing the transistor which is an electro-optic device according to claim 12 or 13 and by which said addition current circuit was connected to said data signal generation circuit and juxtaposition to each data line.
[Claim 15] The unit circuit matrix by which two or more unit circuits which include the circuit for adjusting the gradation of luminescence of a light emitting device and said light emitting device, respectively were arranged in the shape of a matrix, Two or more data lines for supplying the data signal according to the gradation of luminescence of each light emitting device to each unit circuit, The drive approach of the electro-optic device which is the drive approach of the electro-optic device of a ******** active-matrix drive mold, and is characterized by accelerating charge or discharge of said data line in case said data signal is supplied to at least one unit circuit through said data line.
[Claim 16] Accommodation of the luminescence gradation of said light emitting device are an approach according to claim 15 and according to said unit circuit is an approach performed according to said data signal supplied as a current.
[Claim 17] Acceleration of said charge or discharge is an approach performed by precharging [in / are an approach according to claim 15 or 16, and / a predetermined precharge period] said data line.
[Claim 18] Are an approach according to claim 17 and it sets at the 1st (i) predetermined period. In the process in which said unit circuit by said data signal is set up, and the 2nd period after the 1st period of (ii) above It is the approach which it has the process in which said light emitting device emits light according to the established state of said unit circuit, and said precharge periods are periods other than said 2nd period, and is set up before said 1st period is completed.
[Claim 19] Said precharge period is an approach set up before being an approach according to claim 18 and starting said 1st period.
[Claim 20] It is the approach set as the period when it is an approach according to claim 18 at, and said precharge period contains a part of early stages of said 1st period.
[Claim 21] It is the approach performed so that it may be an approach according to claim 17 to 20 and said precharge may charge or discharge said data line to the electrical-potential-difference value equivalent to a low tonal range below the median of luminescence gradation.
[Claim 22] It is the approach performed so that it may be an approach according to claim 21 and said precharge may charge or discharge said data line to the electrical-potential-difference value equivalent to the gradation near the lowest luminescence gradation that is not zero.
[Claim 23] It is the approach performed by being an approach according to claim 17 to 22, and preparing each unit circuit for two or more color components of every, respectively so that said precharge may charge or discharge said data line with different potential for every color component.
[Claim 24] Acceleration of said charge or discharge is an approach performed by adding the current value for acceleration of said charge or discharge to the current value of the data signal are an approach according to claim 15 or 16, and corresponding to the gradation of luminescence of each of said light emitting device.
[Claim 25] Addition of said current value is an approach performed in early stages of the period when the data signal are an approach according to claim 24 and corresponding to the gradation of luminescence of each of said light emitting device is generated.
[Claim 26] An electronic instrument equipped with two or more current driver elements by which actuation is controlled according to the current value of the flowing current, the data line for supplying the data signal which specifies the operating state of said current driver element to each current driver element, the data signal generation circuit for outputting said data signal to said data line, and the charge-and-discharge acceleration section for accelerating charge or discharge of said data line, in case said data signal is supplied to said current driver element through said data line.
[Claim 27] It is an electronic instrument including the precharge circuit where are an electronic instrument according to claim 26, and it is possible for said charge-and-discharge acceleration section to precharge said two or more data lines.
[Claim 28] It is an electronic instrument including the addition current circuit which adds a current value to be an electronic instrument according to claim 26, and for said charge-and-discharge acceleration section accelerate charge or discharge of said data line to the current value of said data signal suitable for the operating state of said current driver element.
[Claim 29] It is an electro-optic device containing the current generation circuit which generates a current corresponding to an input signal, the unit circuit equipped with the electro-optics component, and the data line which supplies said current to said unit circuit. Electro-optic device characterized by having an acceleration means to accelerate change of said current accompanying change of said input signal.
[Claim 30] Said acceleration means is an electro-optic device according to claim 29 characterized by being the

precharge circuit which sets the potential of said data line as predetermined potential.
[Claim 31] Said acceleration means is an electro-optic device according to claim 29 characterized by being an addition current circuit used as some current paths of a current of flowing to said data line.
[Claim 32] An electro-optic device given in claim 29 thru/or any of 31 they are. [which is characterized by having the decision circuit which judges the necessity of use of said acceleration means based on the variation of said current accompanying change of said input signal]
[Claim 33] The drive approach of the electro-optic device characterized by to perform actuation of being the drive approach of the electro-optic device containing the current generation circuit which generates a current corresponding to an input signal, the unit circuit equipped with the electro-optics component, and the data line which supplies said current to said unit circuit, and changing the current value of said current from the 1st current value to the 2nd current value with change of said input signal, through two or more periods when the time-amount rate of change of a current value differs.
[Claim 34] Actuation of making it changing from said 1st current value to the 2nd current value is the drive approach of the electro-optic device according to claim 33 characterized by being carried out via the 3rd current value set up by the precharge circuit which sets said data line as a predetermined electrical potential difference.
[Claim 35] Actuation of making it changing from said 1st current value to the 2nd current value is the drive approach of the electro-optic device according to claim 33 characterized by being carried out via the 3rd current value set up by the addition current circuit used as some current paths of a current of flowing to said data line.
[Claim 36] Said 3rd current value is the drive approach of the electro-optic device according to claim 35 characterized by being set up based on the current value which flows said the 2nd current value and said addition current circuit.
[Claim 37] Said 3rd current value is the drive approach of the electro-optic device according to claim 35 characterized by being set up based on the current value which flows said the 1st current value and said addition current circuit.
[Claim 38] Said 2nd current value is the drive approach of an electro-optic device given in claim 33 thru/or any of 37 they are. [which is characterized by being smaller than said 1st current value]
[Claim 39] Said 3rd current value is the drive approach of the electro-optic device according to claim 37 characterized by being a current value between said 1st current value and said 2nd current value.
[Claim 40] The absolute value of the time amount rate of change of the current value from said 1st current value to said 3rd current value is the drive approach of the electro-optic device according to claim 39 characterized by being larger than the absolute value of the time amount rate of change of the current value from said 3rd current value to said 2nd current value.
[Claim 41] The absolute value of the difference of said 1st current value and said 3rd current value is the drive approach of the electro-optic device according to claim 40 characterized by being larger than the absolute value of the difference of said 3rd current value and said 2nd current value.
[Claim 42] Said the 1st current value and said 2nd current value are the drive approach of an electro-optic device given in claim 33 thru/or any of 41 they are. [which is characterized by being a current value corresponding to said input signal]
[Claim 43] Based on the difference of said 1st current value and said 2nd current value, actuation of changing said 1st current value to the 2nd current value When it judges and is judged with there being need by the judgment concerned, whether it is necessary to carry out through two or more periods when the time amount rate of change of said current value differs The drive approach of an electro-optic device given in claim 33 thru/or any of 42 they are. [which is characterized by changing said 1st current value to said 2nd current value through said two or more periods]
[Claim 44] The electro-optic device characterized by driving by the drive approach of an electro-optic device given in any [said claim 33 thru/or] of 43 they are.
[Claim 45] The electro-optic device which is an electro-optic device containing the current generation circuit which generates a current corresponding to an input signal, the unit circuit equipped with the electro-optics component, and the data line which supplies said current to said unit circuit, and is characterized by having the resetting means which resets the charge of said data line in case said current is changed corresponding to change of said input signal.
[Claim 46] It is the electro-optic device according to claim 45 which is equipped with an electrical-potential-difference maintenance means to hold the electrical potential difference according to said current, and is characterized by said resetting means resetting the charge of said data line and said electrical-potential-difference maintenance means.
[Claim 47] Said resetting means is an electro-optic device according to claim 45 or 46 characterized by performing said reset before changing said current.
[Claim 48] The electronic instrument characterized by having an acceleration means to be an electronic instrument containing the current generation circuit which generates a current corresponding to an input signal, the unit circuit equipped with the current driver element, and the data line which supplies said current to said unit circuit, and to accelerate change of said current accompanying change of said input signal.
[Claim 49] Said acceleration means is an electronic instrument according to claim 48 characterized by being the precharge circuit which sets the potential of said data line as predetermined potential.
[Claim 50] Said acceleration means is an electronic instrument according to claim 48 characterized by being an addition current circuit used as some current paths of a current of flowing to said data line.

[Claim 51] An electronic instrument given in claim 48 thru/or any of 50 they are. [which is characterized by having the decision circuit which judges the necessity of use of said acceleration means based on the variation of said current accompanying change of said input signal]
[Claim 52] Electronic equipment characterized by using an electro-optic device given in any [claim 29 thru/or 32 and claim 44 thru/or] of 47 they are as a display.

[Translation done.]

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]
[Field of the Invention] This invention relates to the drive technique of the data line used for control of unit circuits, such as a pixel circuit of an indicating equipment.
[0002]
[Description of the Prior Art] In recent years, the electro-optic device using an organic EL device (Organic ElectroLuminescent element) is developed. Since an organic EL device is a spontaneous light corpuscle child and the back light is unnecessary, it is expected that a low power, a high angle of visibility, and the display of a high contrast ratio can be attained. In addition, in this specification, the "electro-optic device" means the equipment which changes an electrical signal into light. The most ordinary gestalt of an electro-optic device is equipment which changes the electrical signal showing an image into the light showing an image, and is suitable especially as a display.

[0003] Drawing 1 is the block diagram showing the general configuration of the indicating equipment which used the organic EL device. This indicating equipment has the display matrix section 120, the gate driver 130, and the data-line driver 140. The display matrix section 120 has two or more pixel circuits 110 arranged in the shape of a matrix, and the organic EL device 114 is formed in each pixel circuit 110, respectively. Two or more data lines X1 extended along the direction of a train, X2 --, and two or more gate lines Y1 and Y2 -- which are extended along with a line writing direction are connected to the matrix of the pixel circuit 110, respectively.
[0004]
[Problem(s) to be Solved by the Invention] In constituting a large-sized display panel from a configuration like drawing 1 , the electrostatic capacity Cd of each data line becomes quite large. If the electrostatic capacity Cd of the data line becomes large, the drive of the data line will take great time amount. Therefore, there was a problem that a sufficiently high-speed drive could not be carried out to constituting a large-sized display panel conventionally using an organic EL device.
[0005] In addition, the above-mentioned problem was a problem not only common to the display which used the organic EL device but the displays and electro-optic devices using a current drive mold light emitting device other than an organic EL device. Moreover, it was a problem not only common to a light emitting device but the electronic instrument using the current driver element generally driven with a current.
[0006] This invention is made in order to solve the conventional technical problem mentioned above, and it aims at offering the technique which can shorten the drive time amount of the data line connected to the unit circuit.
[0007]
[The means for solving a technical problem, and its operation and effectiveness] In order to attain the above-mentioned purpose, the 1st electro-optic device by this invention The unit circuit matrix by which two or more unit circuits which are the electro-optic devices driven by the active-matrix driving method, and include the circuit for adjusting the gradation of luminescence of a light emitting device and said light emitting device, respectively were arranged in the shape of a matrix, Two or more scanning lines connected to the unit circuit group arranged along with the line writing direction of said unit circuit matrix, respectively, Two or more data lines connected to the unit circuit group arranged along the direction of a train of said unit circuit matrix, respectively, The scanning-line drive circuit for connecting with said two or more scanning lines, and choosing one line of said unit circuit matrix, The data signal generation circuit which the data signal according to the gradation of luminescence of said light emitting device is generated, and can be outputted on [of said two or more data lines] at least one data line, In case said data signal is supplied to at least one unit circuit which exists in the line chosen by said scanning-line drive circuit through said data line, it has the charge-and-discharge acceleration section which can accelerate charge or discharge of said data line.
[0008] In this electro-optic device, since the charge-and-discharge acceleration section accelerates charge or discharge of the data line, the time amount which charge or discharge takes compared with the case where charge or discharge of the data line is performed, only with a data signal can be shortened. Therefore, it is possible to shorten the drive time amount of the data line connected to the unit circuit.
[0009] In addition, as for accommodation of said luminescence gradation by said unit circuit, it is desirable that it is what is performed according to the current value of said data signal. In this case, when the current value of a data signal is small, charge or discharge of the data line may take great time amount. Therefore, when especially the current value of a data signal is small, the compaction effectiveness of the drive time amount of the data line by the

charge-and-discharge acceleration section is remarkable.
[0010] Moreover, though said light emitting device is a component of the current drive mold from which the gradation of luminescence changes according to the flowing current value, it is good. Moreover, it connects with the control electrode of the drive transistor prepared in the path of a current of flowing to said light emitting device, and said drive transistor, and said unit circuit may have the maintenance capacitor for setting up the current value which flows to said light emitting device by holding the amount of charges according to the operating state of said drive transistor. At this time, the amount of stored charge of said maintenance capacitor may be made to be adjusted by said data signal. It is necessary to set the amount of stored charge of a maintenance capacitor as the suitable value according to luminescence gradation with this configuration. If charge or discharge of the data line is accelerated by the charge-and-discharge acceleration section at this time, the suitable amount of stored charge can be attained comparatively in a short time, and it is possible to carry out time amount compaction of the drive of the data line.
[0011] Further, it connects with said data line and said maintenance capacitor, and said unit circuit may have the 1st switching transistor used in case said data signal adjusts the amount of stored charge of said maintenance capacitor, and the 2nd switching transistor connected at the drive transistor, and said said light emitting device and serial. Moreover, each scanning line may contain the said 1st, 1st [which were connected to each of the 2nd switching transistor], and 2nd sub scanning line. At this time, said scanning-line drive circuit is set at the 1st (i) predetermined period. In the 1st actuation which sets said 1st switching transistor as an ON state, and adjusts the amount of stored charge of said maintenance capacitor, and the 2nd period after the 1st period of (ii) above It is good also as what performs 2nd actuation which sets said 2nd switching transistor as an ON state while setting said 1st switching transistor as an OFF state, and is made to emit light to said light emitting device.
[0012] Said charge-and-discharge acceleration section is good also as a thing including the precharge circuit which can precharge said two or more data lines. According to this configuration, charge or discharge of the data line can be promoted easily.
[0013] In addition, said precharge circuit is good also as what is periods other than said 2nd period, and performs said precharge in the specific precharge period before said 1st period is completed. Since according to this configuration precharge is performed before are recording of the charge to a maintenance capacitor is completed, precharge can prevent that become a cause and the amount of stored charge of a maintenance capacitor shifts from a desired value.
[0014] As for said precharge period, it is desirable to be set up before starting said 1st period. It is possible to suppress smaller the effect which precharge has on the amount of stored charge of a maintenance capacitor with this configuration.
[0015] Or said precharge period may be made to be set as the period containing a part of early stages of said 1st period. According to this configuration, when the electrostatic capacity of a maintenance capacitor cannot be disregarded compared with the electrostatic capacity of the data line, the time amount which are recording of the charge to a maintenance capacitor takes can be shortened.
[0016] As for said precharge circuit, it is desirable by precharging said data line to make said data line into the electrical potential difference equivalent to a low tonal range below the median of luminescence gradation. According to this configuration, luminescence gradation is low, and also when the charge or discharge of the data line by the data signal takes time amount, that time amount can be shortened..
[0017] In addition, as for said precharge circuit, it is desirable by precharging said data line to make said data line into the electrical potential difference equivalent to the gradation near the lowest luminescence gradation that is not zero. According to this configuration, the compaction effectiveness of charge/charging time value of the data line is the most remarkable.
[0018] When each unit circuit is prepared for two or more color components of every, respectively, as for said precharge circuit, it is desirable that it is possible to charge or discharge said data line with different potential for every color component. Since the data line can be charged or discharged to the potential suitable for each color component, respectively according to this configuration, it is possible to shorten the drive time amount of the data line more.
[0019] Said charge-and-discharge acceleration section is good also as a thing including the addition current circuit which adds the current value for accelerating charge or discharge of said data line to the current value of the data signal according to the gradation of luminescence of each of said light emitting device. Also by this configuration, charge or discharge of the data line can be promoted easily.
[0020] Addition of said current value is good also as what is performed in early stages of the period when the data signal according to the gradation of luminescence of each of said light emitting device is generated. If it carries out like this, the effect of the luminescence gradation on the light emitting device by addition of a current value can be suppressed small.
[0021] Said addition current circuit is good also as a thing containing the transistor connected to said data signal generation circuit and juxtaposition to each data line. According to this configuration, an addition current can be generated easily.
[0022] The 1st drive approach of the electro-optic device by this invention The unit circuit matrix by which two or more unit circuits which include the circuit for adjusting the gradation of luminescence of a light emitting device and said light emitting device, respectively were arranged in the shape of a matrix, Two or more data lines for supplying the data signal according to the gradation of luminescence of each light emitting device to each unit circuit, It is the

drive approach of the electro-optic device of a ******** active-matrix drive mold, and in case said data signal is supplied to at least one unit circuit through said data line, it is characterized by accelerating charge or discharge of said data line.
[0023] Moreover, the electronic instrument by this invention is equipped with the data-signal generation circuit for outputting said data signal on two or more current driver elements by which actuation is controlled according to the flowing current value, the data line for supplying the data signal which specifies the operating state of said current driver element to each current driver element, and said data line, and the charge-and-discharge acceleration section for accelerating charge or discharge of said data line, in case said data signal is supplied through said data line at said current driver element.
[0024] The 2nd electro-optic device by this invention is an electro-optic device containing the current generation circuit which generates a current corresponding to an input signal, the unit circuit equipped with the electro-optics component, and the data line which supplies said current to said unit circuit, and is characterized by having an acceleration means to accelerate change of said current accompanying change of said input signal.
[0025] Since according to this electro-optic device an acceleration means performs acceleration actuation of accelerating change of the current accompanying change of an input signal in case a current is changed with change of an input signal, according to an input signal, a current value can be changed promptly. Therefore, it is possible to shorten the drive time amount of the data line connected to the unit circuit.
[0026] In addition, said acceleration means is good also as what is the precharge circuit which sets the potential of said data line as predetermined potential.
[0027] Or it is also as what is an addition current circuit used as some current paths of a current of flowing to said data line, and said acceleration means is **.
[0028] The 2nd electro-optic device may be equipped with the decision circuit which judges the necessity of use of said acceleration means based on the variation of said current accompanying change of said input signal. According to this configuration, only when required, accelerating is possible, and the drive time amount of the data line can be shortened further.
[0029] The 2nd drive approach of the electro-optic device by this invention The current generation circuit which generates a current corresponding to an input signal, and the unit circuit equipped with the electro-optics component, It is the drive approach of the electro-optic device containing the data line which supplies said current to said unit circuit, and is characterized by performing actuation of changing the current value of said current from the 1st current value to the 2nd current value with change of said input signal, through two or more periods when the time amount rate of change of a current value differs.
[0030] Since according to this configuration it was made to perform actuation of making it changing from the 1st current value to the 2nd current value through two or more periods when time amount rate of change differs when changing a current with change of an input signal, compaction of the duration taken to change from the 1st current value to the 2nd current value can be aimed at. Therefore, it is possible to shorten the drive time amount of the data line connected to the unit circuit.
[0031] The 3rd electro-optic device by this invention is an electro-optic device containing the current generation circuit which generates a current corresponding to an input signal, the unit circuit equipped with the electro-optics component, and the data line which supplies said current to said unit circuit, and in case said current is changed corresponding to change of said input signal, it is characterized by having the resetting means which resets the charge of said data line.
[0032] Since according to this electro-optic device the charge of the data line was reset by the resetting means when changing a current corresponding to change of an input signal, the current value of the data line can be changed more promptly. Therefore, it is possible to shorten the drive time amount of the data line connected to the unit circuit.
[0033] Said unit circuit is equipped with an electrical-potential-difference maintenance means to hold the electrical potential difference according to said current. Said resetting means resets the charge of said data line and said electrical-potential-difference maintenance means. Since both the charges of the data line and an electrical-potential-difference maintenance means were reset, not only the data line but the maintenance electrical potential difference of an electrical-potential-difference maintenance means can be made promptly in agreement according to this configuration with the maintenance electrical potential difference according to the current value after change.
[0034] The 2nd electronic instrument by this invention is an electronic instrument containing the current generation circuit which generates a current corresponding to an input signal, the unit circuit equipped with the current driver element, and the data line which supplies said current to said unit circuit, and is characterized by having an acceleration means to accelerate change of said current accompanying change of said input signal.
[0035] In addition, this invention can be realized with various gestalten, for example, can be realized with gestalten, such as a computer program for realizing the drive approach of an electro-optic device, a display, the electronic instruments equipped with the electro-optic device and display, and those equipments, and the function of the approach, a record medium which recorded the computer program, and a data signal embodied in the subcarrier including the computer program.
[0036]
[Embodiment of the Invention] Next, the gestalt of operation of this invention is explained in order of the following based on an example.
A. 1st example (1 of addition ******): — B. 2nd example (2 of addition ******): — C. 3rd example (3 of addition

******): -- modification: using D. addition current -- E. 4th example (precharge): -- example [to the modification:H. electronic equipment about the arrangement of a modification:G. precharge circuit about F. precharge timing] of application: -- modification: [0037] of I. and others A. The 1st example (1 of addition ******) : drawing 2 is the block diagram showing the outline configuration of the indicating equipment as the 1st example of this invention. This display has a controller 100, the display matrix section 200 (it is also called a "pixel field"), the gate driver 300, and the data-line driver 400. A controller 100 generates the gate line driving signal and data-line driving signal for making it display on the display matrix section 200, and supplies them to a gate driver 300 and the data-line driver 400, respectively.

[0038] Drawing 3 shows the internal configuration of the display matrix section 200 and the data-line driver 400. The display matrix section 200 has two or more pixel circuits 210 arranged in the shape of a matrix, and each pixel circuit 210 has the organic EL device 220, respectively. Two or more data lines Xm (m=1-M) extended along the direction of a train and two or more gate lines Yn (n= 1 - N) extended along with a line writing direction are connected to the matrix of the pixel circuit 210, respectively. In addition, the data line is also called a "source line" and a gate line is also called the "scanning line." Moreover, on these specifications, the pixel circuit 210 is also called a "unit circuit" or a "pixel." The transistor in the pixel circuit 210 usually consists of TFT(s).

[0039] A gate driver 300 is driven alternatively [one] in two or more gate lines Yn, and chooses the pixel circuit group for one line. The data-line driver 400 has two or more single line drivers 410 for driving each data line Xm, respectively. These single line drivers 410 supply a data signal to the pixel circuit 210 through each data line Xm. If the internal state (it mentions later) of the pixel circuit 210 is set up according to this data signal, the current value which flows to an organic EL device 220 according to this will be controlled, consequently the gradation of luminescence of an organic EL device 220 will be controlled.

[0040] A controller 100 (drawing 2) is changed into the matrix data showing the gradation of luminescence of each organic EL device 220 by the indicative data (image data) showing the display condition of the pixel field 200. Matrix data include the gate line driving signal for making sequential selection of the pixel circuit group for one line, and the data-line driving signal which shows the level of the data-line signal which supplies the organic EL device 220 of the selected pixel circuit group. A gate line driving signal and a data-line driving signal are supplied to a gate driver 300 and the data-line driver 400, respectively. A controller 100 performs timing control of the drive timing of a gate line and the data line again.

[0041] Drawing 4 is the circuit diagram showing the internal configuration of the pixel circuit 210. This pixel circuit 210 is a circuit arranged at the intersection of the m-th data line and the n-th gate line Yn. In addition, the gate line Yn contains two subgate lines V1 and V2.

[0042] The pixel circuit 210 is a current program circuit which adjusts the gradation of an organic EL device 220 according to the current value which flows to the data line Xm. Specifically, this pixel circuit 210 has four transistors 211-214 and maintenance capacitors 230 (it is also called a "maintenance capacitor" or a "storage capacitor") other than an organic EL device 220. The maintenance capacitor 230 is for holding the charge according to the data signal supplied through the data line Xm, and adjusting the gradation of luminescence of an organic EL device 220 by this. That is, the maintenance capacitor 230 is equivalent to an electrical-potential-difference maintenance means to hold the electrical potential difference according to the current which flows to the data line Xm. The 1st thru/or the 3rd transistor 211-213 are the n channel molds FET, and the 4th transistor 214 is the p channel mold FET. Since an organic EL device 220 is a light emitting device of the same current impregnation mold (current drive mold) as a photodiode, it is drawn with the notation of diode here.

[0043] The source of the 1st transistor 211 is looked like [the drain of the 2nd transistor 212, the drain of the 3rd transistor 213, and the drain of the 4th transistor 214], and is connected with them, respectively. The drain of the 1st transistor 211 is connected to the gate of the 4th transistor 214. The maintenance capacitor 230 is connected between the source of the 4th transistor 214, and the gate. Moreover, the source of the 4th transistor 214 is connected also to the power-source potential Vdd.

[0044] The source of the 2nd transistor 212 is connected to the single line driver 410 (drawing 3) through the data line Xm. The organic EL device 220 is connected between the source of the 3rd transistor 213, and touch-down potential.

[0045] The gate of the 1st and the 2nd transistor 211,212 is connected to the 1st subgate line V1 in common. Moreover, the gate of the 3rd transistor 213 is connected to the 2nd subgate line V2.

[0046] The 1st and the 2nd transistor 211,212 are switching transistors used in case a charge is accumulated in the maintenance capacitor 230. The 3rd transistor 213 is a switching transistor maintained at an ON state in the luminescence period of an organic EL device 220. Moreover, the 4th transistor 214 is a drive transistor for controlling the current value which flows to an organic EL device 220. The current value of the 4th transistor 214 is controlled by the amount of charges (the amount of stored charge) held at the maintenance capacitor 230.

[0047] Drawing 5 is a timing chart which shows the usual actuation of the pixel circuit 210. Here, the electrical-potential-difference value ("the 1st gate signal V1" is called hereafter) of the 1st subgate line V1, the electrical-potential-difference value ("the 2nd gate signal V2" is called hereafter) of the 2nd subgate line V2, and the current value Iout of the data line Xm ("data signal Iout" is called) and the current value IEL which flows to an organic EL device 220 are shown.

[0048] The drive period Tc is divided into the programming period Tpr and the luminescence period Tel. Here, "the drive period Tc" means the period updated by a unit of 1 time, and the gradation of luminescence of all the organic EL devices 220 in the display matrix section 200 of it is the same as that of the so-called frame period. Renewal of

gradation is performed for every pixel circuit group for one line, and renewal of sequential of the gradation of the pixel circuit group for N line is carried out between the drive periods Tc. For example, when the gradation of all pixel circuits is updated by 30Hz, the drive period Tc is about 33ms.
[0049] The programming period Tpr is a period which sets up the gradation of luminescence of an organic EL device 220 in the pixel circuit 210. On these specifications, a setup of the gradation to the pixel circuit 210 is called "programming." For example, the drive period Tc is about 33ms, and when the total N of the gate line Yn is 480, the programming period Tpr becomes below about 69 microseconds (= 33ms/480).
[0050] In the programming period Tpr, first, the 2nd gate signal V2 is set as L level, and the 3rd transistor 213 is maintained at an OFF state (closed state). Next, on the data line Xm, the 1st gate signal V1 is set as H level for the current value Im according to luminescence gradation with a sink, and the 1st and the 2nd transistor 211,212 are made into an ON state (open condition). At this time, the single line driver 410 (drawing 4) of this data line Xm functions as a constant current source which passes the fixed current value Im according to luminescence gradation. This current value Im is set as the value according to the gradation of luminescence of an organic EL device 220 [in the range RI of a predetermined current value] as shown in drawing 5 (c).
[0051] It will be in the condition of having held the charge corresponding to the current value Im which flows the 4th transistor 214 (drive transistor) in the maintenance capacitor 230. Consequently, between the source/gate of the 4th transistor 214, the electrical potential difference memorized by the maintenance capacitor 230 is impressed. In addition, on these specifications, the current value Im of the data signal used for programming is called "the programming current value Im."
[0052] After programming is completed, a gate driver 300 sets the 1st gate signal V1 as L level, and makes the 1st and the 2nd transistor 211,212 an OFF state, and the data-line driver 400 is data signal Iout. It stops.
[0053] In the luminescence period Tel, maintaining the 1st gate signal V1 on L level, and maintaining the 1st and the 2nd transistor 211,212 at an OFF state, the 2nd gate signal V2 is set as H level, and the 3rd transistor 213 is set as an ON state. Since the electrical potential difference corresponding to the programming current value Im is beforehand memorized by the maintenance capacitor 230, to it, the almost same current as the programming current value Im flows at the 4th transistor 214. Therefore, the current almost same also to an organic EL device 220 as the programming current value Im flows, and light is emitted with the gradation according to this current value Im. Thus, the pixel circuit 210 of the type with which the electrical potential difference (namely, charge) of the maintenance capacitor 230 is written in by the current value Im is called the "current program circuit."
[0054] Drawing 6 is the circuit diagram showing the internal configuration of the single line driver 410. The single line driver 410 is equipped with the data signal generation circuit 420 (it is also called the "control current generating section" or a "current generation circuit") and the addition current circuit 430 (it is also called the "addition current generating section"). The data signal generation circuit 420 and the addition current circuit 430 are connected to juxtaposition between the data line Xm and touch-down potential.
[0055] The data signal generation circuit 420 has the configuration in which the series connection 421 of a switching transistor 41 and the drive transistor 42 was connected to N grouping (N is two or more integers) juxtaposition. In the example of drawing 6 , N is 6. The reference electrical potential difference Vref1 is impressed to the gate of six drive transistors 42 in common. Moreover, the ratio of the gain coefficient beta of six drive transistors 42 is set as 1:2:4:8:16:32. In addition, a gain coefficient beta is defined by beta= (muC0 W/L) as known well. Here, mu is the mobility of a carrier, and C0. Channel width and L of gate capacitance and W are channel length. Six drive transistors 42 function as a constant current source. Since the current drive capacity of a transistor is proportional to a gain coefficient beta, the ratio of the current drive capacity of six drive transistors 42 is 1:2:4:8:16:32.
[0056] ON/OFF of six switching transistors 41 are controlled by the 6-bit data-line driving signal Ddata (it is also called an "input signal") given from a controller 100 (drawing 2). As for the least significant bit of the data-line driving signal Ddata, the gain coefficient beta is supplied to the smallest series connection (that is, the relative value of beta 1) 421, and, as for the most significant bit, the gain coefficient beta is supplied to the most ******** series connection (that is, the relative value of beta 32) 421. Consequently, the data signal generation circuit 420 functions as a current source which generates the current value Im proportional to the value of the data-line driving signal Ddata. The value of the data-line driving signal Ddata is set as the value which shows the gradation of luminescence of an organic EL device 220. Therefore, from the data signal generation circuit 420, the data signal which has the current value Im according to the gradation of luminescence of an organic EL device 220 is outputted.
[0057] The addition current circuit 430 consists of series connection of a switching transistor 43 and the drive transistor 44. The reference electrical potential difference Vref2 is impressed to the gate electrode of the drive transistor 44. ON/OFF of a switching transistor 43 are controlled by the addition current control signal Dp given from a controller 100. When a switching transistor 43 is an ON state, the predetermined addition current Ip according to the reference electrical potential difference Vref2 is outputted on the data line Xm from the addition current circuit 430.
[0058] Drawing 7 is the explanatory view showing the current value change in the programming period Tpr (drawing 5) at the time of using the addition current circuit 430. Time t — in 1, the output of the programming current Im is started from the data signal generation circuit 420, and the output of the addition current Ip is started also from the addition current circuit 430. Current value Iout outputted from the single line driver 410 at this time It becomes the sum (Im+Ip) of the programming current Im and the addition current Ip. Time t — in the periods t2-t4 after the addition current Ip stops by 2, only the programming current Im turns into the output current of the single line driver 410. In addition, the periods t1-t2 when the addition current Ip flows are set as the period which is about [that the

programming current Im flows / in early stages of periods t1-t4] 1/4. The periods t1-t2 when the addition current Ip flows are set up in early stages of the period when the programming current Im flows for suppressing small the effect on the luminescence gradation by the addition current Ip. In addition, the value of the addition current Ip is set as the maximum of the programming current Im, and the value of mean value extent of the minimum value.
[0059] The output current Iout shown in drawing 7 (a) if it says correctly The current drive capacity of the single line driver 410 is shown, and the actual current value Is on the data line Xm changes, as a continuous line shows to drawing 7 (b). namely, the time t -- in 1, although a big current flows transitionally, it decreases gradually and a current value (Im+Ip) is approached. Time t -- if the addition current circuit 430 becomes off by 2, actual current Is will decrease further. however -- a time -- t -- two -- henceforth -- **** -- a current value -- the very thing -- being small -- since -- the data-line capacity Cd (drawing 3) -- charge or the discharging rate -- falling -- consequently, a current value change -- the period of t1-t2 -- loose -- becoming . and the time t -- in 3, the actual current value Is decreases even to the programming current value Im, and this programming current value Im is maintained in periods t3-t4. Therefore, the pixel circuit 210 is programmed with the right programming current value Im within the programming period Tpr.
[0060] use of such an addition current Ip -- "-- pass two or more periods (the periods t1-t2 of drawing 7 , and periods t2-t3) when the time amount rate of change of a current value differs actuation of changing the programming current value Im from the 1st current value at the time of programming of the last line to the 2nd current value at the time of programming of this line -- it is also possible to consider thing" to perform. In addition, change to the 2nd current value from this 1st current value is performed via the 3rd current value (Im+Ip) which is the sum of the programming current Im at the time of this programming, and the addition current Ip.
[0061] The one-point broken line shown in drawing 7 (b) shows the actual current value change when the current drive capacity of the single line driver 410 is fixed (drawing 7 (c)), without using the addition current Ip. Since the current value in periods t1-t2 is small compared with the case where the addition current Ip is used at this time, change of a current is also more loose. Therefore, in t4, the actual current value Is may not reach the programming current value Im at the termination time of programming. In such a case, the pixel circuit 210 may not be programmable to right gradation. Or in order to program correctly, the problem that it will be necessary to extend the programming period Tpr is produced. On the other hand, if the addition current Ip is used, programming correctly within the programming period Tpr is possible.
[0062] Drawing 8 is the explanatory view showing change of the amount Qd of charges of the data line Xm in the programming period Tpr. Drawing 8 draws actuation of drawing 7 in the viewpoint of the amount of charges. In addition, at the time in drawing 7 , if it says correctly, t1 and t4 correspond, when the level of the 1st gate signal V1 changes as shown in drawing 8 .
[0063] Generally, before programming of the pixel circuit group of the n-th line is started, it depends for the capacity value Qc0 of the data line Xm on the programming current value Im of the data line Xm in programming of the pixel circuit group of the line of eye watch (n-1). Drawing 9 shows the relation between the gradation G of luminescence of an organic EL device, the current value Im (namely, programming current value) of the data line Xm, and the amount Qd of charges of the data line. In the circuitry of the 1st example, Current Im increases, so that Gradation G is high (namely, forge fire with high brightness), and the amount Qd (namely, electrical potential difference Vd) of charges of the data line tends to fall. gradation Gmin with the lowest amount Qd of charges **** -- the amount of charges equivalent to the electrical potential difference near supply voltage Vdd -- becoming -- highest gradation Gmax **** -- it becomes the amount of charges equivalent to the electrical potential difference near touch-down potential. In addition, in the example of drawing 8 (c), the case where the amount Qd0 of charges before this programming initiation is comparatively small is assumed comparatively greatly [the programming current value Im in programming of the direct continued line (namely, (n-1), line of eye watch)] therefore.
[0064] If programming is started by t1 at the time of drawing 8 , the data line Xm will charge or discharge according to the output current Iout of the single line driver 410 (= Im+Ip), and the amount Qd of charges will increase at a comparatively quick rate. Time t -- if the addition current Ip is lost by 2 -- charge/discharge rate -- falling -- the change nearby of the amount Qd of charges -- it becomes loose. However, in t3, the amount Qdm of charges corresponding to the desired programming current value Im is reached at the time within the programming period Tpr.
[0065] The addition current circuit 430 functions as the charge-and-discharge acceleration section for accelerating charge or discharge of the data line Xm so that he can understand from the above explanation. In addition, in this specification, "acceleration of charge or discharge" means the actuation which promotes charge or discharge so that charge or discharge may be completed for a short time rather than the charge or discharge of the data line only by the original desirable current value (this example programming current value Im). Moreover, the addition current circuit 430 can also think that it functions as a resetting means for resetting an acceleration means to accelerate change of the current accompanying change of a data signal, or the amount of charges of the data line Xm, to a predetermined value.
[0066] As an alternate long and short dash line shows to drawing 8 (c), when there is no addition current Ip, charge/discharge rate is maintained at the low rate, and has not reached the amount Qdm of charges corresponding to the desired programming current value Im in the telophase t4 of the programming period Tpr in this example. Therefore, the right programming current Im may be unable to be supplied to the pixel circuit 210, and it may be unable to program to right gradation.
[0067] Thus, in this example, it is possible by accelerating charge or discharge of the data line using the addition

current Ip to perform right programming to the pixel circuit 210. Moreover, programming time can be shortened and improvement in the speed of drive control of an organic EL device 220 can be attained.
[0068] In addition, acceleration of charge of the data line using the addition current Ip or discharge is usually performed to coincidence about all the data lines Xm contained in a pixel circuit matrix. However, it may be made to perform acceleration of charge of the data line using the addition current Ip, or discharge alternatively only to a part of data lines in two or more data lines contained in a pixel circuit matrix. For example, when the amount Qd0 (drawing 8) of charges of the m-th data line Xm at the time of initiation of programming is close enough to the amount Qdm of charges corresponding to the desired programming current Im, it is not necessary to use the addition current Ip. A controller 100 compares mutually the programming current value in the line of eye watch (n-1) with the programming current value in the n-th line about each data line, and as long as the difference is less than a predetermined threshold, specifically, you may judge that the addition current Ip is not used at the time of programming of the n-th line. Moreover, the value of the addition current Ip may be changed according to the difference of these programming current values. As long as it puts in another way, you may make it establish a means to determine the current value of the addition current Ip the last value of the programming current value Im, and this time according to a difference with a value, and a means to supply the determined addition current value Ip to each data line Xm. According to this configuration, the addition current value Ip can be used more effectively and improvement in the speed of a drive can be promoted.
[0069] Or you may judge that the addition current Ip is used only when this programming current value Im is smaller than a predetermined threshold, and the addition current Ip is not used when the programming current value Im is larger than a threshold. This reason is that it can attain the desired programming current value Im at a high speed enough even if it does not use the addition current Ip since charge or discharge of the data line Xm is fully early performed when the programming current value Im is large.
[0070] Only when the sum (the 3rd current value) of this programming current value Im smaller than the programming current value (the 1st current value) of last time [current value / (the 2nd current value) / this / programming] and the addition current value Ip is smaller than the last programming current value, instead, it is good also as using the addition current Ip. These three current values can also be set as various relation other than this. For example, it is good though it is a current value between the 1st current value and the 2nd current value about the 3rd current value. Moreover, it is good also considering the absolute value of the time amount rate of change of the current value from the 1st current value to the 3rd current value as a larger thing than the absolute value of the time amount rate of change of the current value from the 3rd current value to the 2nd current value. Furthermore, it is good also considering the absolute value of the difference of the 1st current value and the 3rd current value as a larger thing than the absolute value of the difference of the 3rd current value and the 2nd current value.
[0071] It is desirable to make a judgment whether the addition current Ip is used for every data line. However, there is an advantage that control of the thing which always uses the addition current Ip, then the whole display becomes simple, irrespective of the value of the programming current at the time of programming of the direct continued line.
[0072] As mentioned above, in this example, it is possible by adding the addition current Ip to the programming current Im in early stages of a programming period to perform exact programming for a short time. Or it is possible to shorten programming time and to attain improvement in the speed of drive control of an organic EL device 220. Since improvement in the speed of drive control is especially required with enlargement and high-resolution-izing of a display panel, above-mentioned effectiveness is remarkable in a large-sized display panel or a high resolution display panel.
[0073] B. The 2nd example (2 of addition ******) : drawing 10 is the block diagram showing the outline configuration of the indicating equipment as the 2nd example of this invention. As for this indicating equipment, it differs from the 1st example in that data-line driver 400a is prepared in the power-source potential Vdd side. Moreover, the internal configuration of single line driver 410a and the internal configuration of pixel circuit 210a also differ from the 1st example so that it may explain below.
[0074] Drawing 11 is the circuit diagram showing the internal configuration of pixel circuit 210a. This pixel circuit 210a is the so-called SANOFU type of current program circuit. This pixel circuit 210a has an organic EL device 220, four transistors 241-244, and maintenance capacitors 230. In addition, four transistors 241-244 are the p channel molds FET.
[0075] The 1st transistor 241, the maintenance capacitor 230, and the 2nd transistor 242 are connected [this order] to the data line Xm at the serial. The drain of the 2nd transistor 242 is connected to the organic EL device 220. The 1st subgate line V1 is connected to the gate of the 1st and the 2nd transistor 241,242 in common.
[0076] Between the power-source potential Vdd and touch-down potential, the series connection of the 3rd transistor 243, the 4th transistor 244, and an organic EL device 220 is inserted. The drain of the 3rd transistor 243 and the source of the 4th transistor 244 are connected also to the drain of the 1st transistor. The 2nd gate line V2 is connected to the gate of the 3rd transistor 243. Moreover, the gate of the 4th transistor 244 is connected to the source of the 2nd transistor 242. The maintenance capacitor 230 is connected between the source of the 4th transistor 244, and the gate.
[0077] The 1st and the 2nd transistor 241,242 are switching transistors used in case a desired charge is accumulated in the maintenance capacitor 230. The 3rd transistor 243 is a switching transistor maintained at an ON state in the luminescence period of an organic EL device 220. Moreover, the 4th transistor 244 is a drive transistor for controlling the current value which flows to an organic EL device 220. The current value of the 4th transistor

244 is controlled by the amount of charges held at the maintenance capacitor 230.
[0078] Drawing 12 is a timing chart which shows the usual actuation of pixel circuit 210a of the 2nd example. In this actuation, the logic of gate signals V1 and V2 is reversed from actuation of the 1st example shown in drawing 5 . Moreover, in the 2nd example, in the programming period Tpr, the programming current Im flows to an organic EL device 220 via the 1st and the 4th transistor 241,244 so that he can understand from the circuitry of drawing 11 . Therefore, in the 2nd example, an organic EL device 220 emits light also in the programming period Tpr. Thus, an organic EL device 220 may emit light, or it is not necessary to emit light like the 1st example in the programming period Tpr.
[0079] Drawing 13 is the circuit diagram showing single line driver 410a of the 2nd example. This single line driver 410a is connected to the power-source potential Vdd side of the data line Xm. For this reason, the drive transistor 42 of data signal generation circuit 420a and the drive transistor 44 of addition current circuit 430a differ from the 1st example shown in drawing 6 with the point constituted from a p channel mold FET by each. Other configurations are the same as the 1st example.
[0080] Drawing 14 shows the relation between the gradation G of luminescence of the organic EL device in the 2nd example, the current value Im of the data line Xm, and the amount Qd of charges of the data line. In the 2nd example, contrary to the 1st example, since single line driver 410a is prepared in the power-source potential Vdd side of the data line Xm, the relation between Gradation G and the amount Qd (namely, electrical potential difference Vd) of charges of the data line Xm has reversed the 1st example. That is, the amount Qd (namely, electrical potential difference Vd) of charges of the data line tends to rise, so that Gradation G is high (namely, forge fire with high brightness). gradation Gmin with the lowest amount Qd of charges **** -- the amount of charges equivalent to the electrical potential difference near a touch-down electrical potential difference -- becoming -- highest gradation Gmax **** -- it becomes the amount of charges equivalent to the electrical potential difference near the power-source potential Vdd.
[0081] Drawing 15 is the explanatory view showing change of the amount Qd of charges of the data line Xm in the programming period Tpr in the 2nd example. This change is the same as change in the 1st example and the essential target which showed drawing 8 . However, that the amount Qd0 of charges before programming initiation is comparatively small in drawing 15 (c) means conversely that the programming current value Im in programming of the direct continued line (namely, (n-1), line of eye watch) is comparatively small as the 1st example.
[0082] It has the effectiveness as the 1st example that the display of this 2nd example is also the same. That is, it is possible by adding the addition current Ip to the programming current Im in early stages of the programming period Tpr to perform exact programming to pixel circuit 210a for a short time. Or it is possible to shorten programming time and to attain improvement in the speed of drive control of an organic EL device 220.
[0083] C. The 3rd example (3 of addition ******) : drawing 16 is the circuit diagram showing single line driver circuit 410b of the 3rd example. Although the data signal generation circuit 420 in this single line driver 410b is the same as the 1st example shown in drawing 6 , the configuration of addition current circuit 430b differs from the 1st example. That is, this addition current circuit 430b has 2 sets of series connection of a switching transistor 43 and the drive transistor 44, and these are mutually connected to juxtaposition. The ratio of gain coefficient betac of two drive transistors 44 is set as 1:2. Moreover, the addition current control signal Dp is also supplied as a 2-bit signal. When this addition current circuit 430b is used, it is possible to set it as either of four level according to four values 0-3 to which the addition current control signal Dp can take the addition current value Ip at arbitration.
[0084] Drawing 17 is the explanatory view showing actuation of the programming period Tpr at the time of using addition current circuit 430b of the 3rd example. Here, the addition current value Ip is changing from the 1st higher level Ip2 to the 2nd lower level IP 1. Consequently, it may compare with the 1st example or the 2nd example, and the data line may be able to be charged or discharged more early. When using an addition current so that he can understand also from this example, an addition current value is changed to two or more steps, and it is the output current Iout of the data line Xm. You may make it make it change more than a three-stage.
[0085] Moreover, as well as the 1st example when addition current circuit 430b of drawing 16 is used, it is possible to determine the level of the addition current value Ip according to the programming current value over the direct continued line and the programming current value over this line. If it carries out like this, it is possible to use alternatively the suitable addition current value according to a programming current value.
[0086] In addition, addition current circuit 430b using the addition current value Ip of such a multiple value is applicable also to the 2nd example.
[0087] D. The modification using an addition current : about use of an addition current, the following various deformation is possible.
[0088] D1: If there is no need of preparing an addition current circuit into the single line driver 410 and it connects with the data line Xm, preparing in other locations is also possible. Moreover, one addition current circuit may be prepared to two or more data lines instead of preparing one addition current circuit for every data-line Xm.
[0089] D2: A bigger current value than the programming current value Im is generated in early stages of a programming period, and you may make it switch to the programming current value Im after progress of predetermined time by the data signal generation circuit 420 again, without preparing an addition current circuit.
[0090] What is necessary is just to make it pass a bigger current than the programming current value Im to the data line in the early stages of programming generally, in case an addition current is used so that he can understand also from various kinds of the above examples and modifications. By carrying out like this, charge or discharge of the data line can be promoted, and exact programming and a high-speed drive are attained.

[0091] E. The 4th example (precharge) : drawing 18 is the block diagram showing the configuration of the indicating equipment as the 4th example of this invention. This indicating equipment establishes the precharge circuit 600 in each data line Xm (m=1-M) of the indicating equipment of the 1st example shown in drawing 3 , respectively, and other configurations are the same as what was shown in drawing 3 . However, as for the electrostatic capacity Cd of the data line, illustration is expedient-upper-omitted. In addition, it is also possible to use what does not have the addition current circuit 430 (drawing 6) as a single line driver 410.
[0092] The precharge circuit 600 is connected to each data line Xm in the location between the display matrix section 200 and the data-line driver 400, respectively. The precharge circuit 600 consists of series connection of the precharge power source **** and switching transistor 610 which are a source of a constant voltage. In this example, a switching transistor 610 is the n channel mold FET, and that source is connected to the data line Xn. The precharge control signal Pre is inputted into the gate of each switching transistor 610 in common from the controller 100 (drawing 2). The potential of the precharge power source **** is set as the drive power-source potential Vdd (drawing 4) of the pixel circuit 210. However, the power circuit which can adjust the precharge electrical potential difference **** to arbitration may be adopted.
[0093] The precharge circuit 600 is a circuit for shortening the time amount which performs charge or discharge of each data line Xm before completion of programming, and programming takes. If it puts in another way, the precharge circuit 600 will function as the charge-and-discharge acceleration section for accelerating charge or discharge of the data line Xm. Moreover, the precharge circuit 600 can also think that it functions as a resetting means for resetting an acceleration means to accelerate change of the current accompanying change of a data signal, or the amount of charges of the data line Xm, to a predetermined value.
[0094] Drawing 19 is the explanatory view showing actuation of the programming period Tpr in the 4th example. In this example, in periods t11-t12, the precharge control signal Pre serves as H level before activation of programming in periods t13-t15, and the charge or discharge (precharge) by the precharge circuit 600 is performed. By this precharge, the amount Qd of charges of the data line Xm reaches a value predetermined [according to the precharge electrical potential difference **** (drawing 18)]. If it puts in another way, the data line Xm will reach to an electrical potential difference almost equal to the precharge electrical potential difference ****. Then, if programming is performed in periods t13-t15, in t14, the amount Qd of charges of the data line Xn will reach the amount Qdm of charges corresponding to the desired programming current value Im the time of being within the programming period Tpr.
[0095] The one-point broken line of drawing 19 (d) shows change of the amount of charges when using neither precharge nor an addition current. In this case, in the telophase of the programming period Tpr, the amount of charges of the data line has not reached the amount Qdm of charges corresponding to the desired programming current value Im. Therefore, the right programming current Im may be unable to be supplied to the pixel circuit 210, and it may be unable to program to right gradation.
[0096] Thus, in this example, it is possible by precharging and accelerating charge or discharge of the data line to set up right luminescence gradation to the pixel circuit 210. Moreover, programming time can be shortened and improvement in the speed of drive control of an organic EL device 220 can be attained.
[0097] In addition, when the data-line driver 400 is formed in the touch-down potential side of the data line Xm, there are so many amounts Qd of charges of the data line that the programming current value Im is small as shown in drawing 9 mentioned above, and the electrical potential difference Vd is also large. In this case, as for the precharge electrical potential difference ****, it is desirable to set it as the comparatively high electrical-potential-difference value equivalent to the comparatively small programming current value Im (namely, comparatively low luminescence gradation).
[0098] There are also so few amounts Qd of charges of the data line that the programming current value Im is small as it is shown in drawing 14 mentioned above on the other hand, when the data-line driver 400 is formed in the power-source potential side of the data line Xm, and the electrical potential difference Vd is also small. In this case, as for the precharge electrical potential difference ****, it is desirable to set it as the comparatively low electrical-potential-difference value equivalent to the comparatively small programming current value Im (namely, comparatively low luminescence gradation).
[0099] As for the precharge electrical potential difference ****, specifically, it is desirable to be set up so that the data line can be precharged to the electrical-potential-difference value equivalent to a low tonal range below the median of luminescence gradation. It is desirable to set up the precharge electrical potential difference **** so that the data line can be precharged to the electrical-potential-difference value which is equivalent to the gradation near the lowest luminescence gradation that is not zero especially. Here, when for example, whole floor tone range is 0-255, as for "the lowest gradation near the luminescence gradation that is not zero", the gradation value means the gradation of about one to ten range. If it carries out like this, also when the programming current value Im is small, programming at a high speed enough is possible.
[0100] Decision whether it precharges or not can be determined according to the programming current value over the direct continued line, and the programming current value over this line as well as the case where various kinds of examples and modifications using the addition current mentioned above explain. For example, when the amount Qd0 (drawing 19) of charges of the m-th data line Xm at the time of initiation of programming is close enough to the amount Qdm of charges corresponding to the desired programming current Im, it is not necessary to perform precharge about the data line Xm. Or you may judge that precharge is used only when this programming current value Im is smaller than a predetermined threshold, and precharge is not used when this programming current value

Im is larger than a threshold. This reason is that it can attain the desired programming current value Im at a high speed enough even if it does not precharge since charge or discharge of the data line Xm is fully early performed when the programming current value Im is large.
[0101] In addition, when judging whether it precharges for every data line, it can precharge alternatively. However, if it is always made to precharge to all the data lines, there is an advantage that control of the whole display becomes simple.
[0102] In addition, the electrochromatic display is equipped with the pixel circuit of 3 classification by color of RGB. In this case, it is desirable to constitute equipment so that the precharge electrical potential difference **** can be independently set up for every color. It is desirable to prepare three power circuits for precharge so that the precharge electrical potential difference **** for which it was suitable about the data line for R, the data line for B, and the data line for G, respectively can specifically be set up. Moreover, when the pixel circuit of 3 classification by color is connected to the same data line, it is desirable to adopt the source circuit of good transformation which can change output voltage as a power circuit for precharge. If it enables it to set up the precharge electrical potential difference **** according to an individual for every color, precharge actuation can be performed more efficiently.
[0103] F. The modification about precharge timing : drawing 20 is the explanatory view showing the modification of a precharge period. In this example, the period Tpc (it is called "the precharge period Tpc") when the precharge signal Pre serves as ON is extended till the stage when the 1st gate signal V1 laps with the part in early stages of the period used as ON. In this case, since two switching transistors 211,212 for setting in the second half of the precharge period Tpc, and charging or discharging the maintenance capacitor 230 (drawing 4) will be in an ON state, it is possible to precharge this maintenance capacitor 230 to the data line Xm and coincidence. Therefore, when the electrostatic capacity of the maintenance capacitor 230 cannot be disregarded compared with the electrostatic capacity Cd of the data line Xm, it is effective in shortening the time amount which subsequent programming takes.
[0104] However, if it is made to precharge like drawing 19 before starting actual programming, precharge may be able to suppress smaller the effect which it has on the amount of stored charge of the maintenance capacitor 230.
[0105] In addition, in drawing 20 , the programming current Im is kept at 0 until the precharge period Tpc expires. This reason is that it consumes useless power since a part of this current will flow also in the precharge circuit 600, if the programming current Im is passed at the precharge period Tpc. However, when it is extent which can disregard the increment in the power consumption by this, you may make it pass the programming current Im within the precharge period Tpc.
[0106] Drawing 21 is the explanatory view showing other modifications of a precharge period. In this example, the precharge period Tpc is started, after the 1st gate signal V1 serves as ON. Also in this case, it is possible to precharge the maintenance capacitor 230 to the data line Xm and coincidence. Also in this example, it is desirable to keep the programming current Im at 0 until the precharge period Tpc expires.
[0107] A precharge period may be set as the period containing a part of early stages of the period when it may be set up at before the period when programming of a pixel circuit is performed (example of drawing 19), or programming of a pixel circuit is performed so that he can understand from the above explanation (in the case of drawing 20 and drawing 21). Here, "the period when programming is performed" means the period which has a gate signal V1 in an ON state, and has the switching transistor (for example, 211,212 of drawing 4) which connects the data line Xm and the maintenance capacitor 230 in an ON state. If it puts in another way, as for precharge, it is desirable to perform in the specific precharge period before a programming period is completed. Since precharge will be performed before are recording (storage of an electrical potential difference) of the charge to the maintenance capacitor 230 is completed if it carries out like this, precharge can prevent that become a cause and the amount of stored charge of the maintenance capacitor 230 shifts from a desired value.
[0108] G. The modification about arrangement of a precharge circuit : drawing 22 thru/or drawing 25 show the various modifications of arrangement of the precharge circuit 600. In the example of drawing 22 , two or more precharge circuits 600 are formed in display matrix section 200b. This configuration is a configuration of having added the precharge circuit 600 to the display matrix section 200 of the 1st example shown in drawing 3 . In the example of drawing 23 , two or more precharge circuits 600 are formed in data-line driver 400c. The example of drawing 24 is also established for two or more precharge circuits 600 in 200d of display matrix sections. However, the configuration of drawing 24 is a configuration of having added the precharge circuit 600 to display matrix section 200a of the 2nd example shown in drawing 10 . In the example of drawing 25 , two or more precharge circuits 600 are formed in data-line driver 400e. Actuation of the circuit of drawing 22 - drawing 25 is almost the same as actuation of the 4th example mentioned above.
[0109] Like the example of drawing 22 or drawing 24 , when the precharge circuit 600 is formed in the display matrix section 200, the precharge circuit 600 also consists of the same TFT(s) as a pixel circuit. On the other hand, it is also possible to also create by TFT in the display panel which includes the precharge circuit 600 for the display matrix section 200, when the precharge circuit 600 is formed out of the display matrix section 200 like the example of drawing 23 or drawing 25 , and to form the precharge circuit 600 in possible or IC with the separate display matrix section 200.
[0110] Drawing 26 shows the example of other displays equipped with the precharge circuit 600. In this indicating equipment, one single line driver 410, one precharge circuit 600, and a shift register 700 and ** are prepared instead of two or more single line drivers 410 which can be set in the configuration of drawing 23 , and two or more precharge circuits 600. Moreover, the switching transistor 250 is formed in each data line of 200f of display matrix

sections. One terminal of a switching transistor 250 is connected to each data line Xm, and the other-end child is connected to the output signal line 411 of the single line driver 410 in common. It connects with this output-signal line 411 also in the precharge circuit 600. The shift register 700 supplies ON / off control signal to the switching transistor 250 of each data line Xm, and makes sequential selection of every one data line Xm by this.
[0111] The pixel circuit 210 is updated by point sequential in this display. That is, only one pixel circuit 210 which exists in the intersection of one gate line Yn chosen with the gate driver 300, the one data line Xm chosen with the shift register 700, and ** is updated by one programming. for example, one sequential programming is performed at a time about the pixel circuit 210 of M individual chosen by the n-th gate line Yn, and every one pixel circuit 210 of M individual on the gate line of eye watch (n+1) of a degree is programmed after the termination. On the other hand, in various kinds of examples and modifications which were mentioned above, it is the point that the pixel circuit group for one line was programmed by coincidence (namely, line sequential), and the display and actuation which were shown in drawing 26 differ from each other.
[0112] the display of drawing 26 -- like -- a dot order -- as well as the 4th example mentioned above when programming the pixel circuit 210 next, by precharging the data line before completion of programming of each pixel circuit, it is possible to perform right programming in the pixel circuit 210, or programming time can be shortened and improvement in the speed of drive control of an organic EL device 220 can be attained.
[0113] Also in the equipment of drawing 26 , the precharge circuit 600 is the point which can accelerate charge or discharge of two or more data lines Xm (m=1-M), and is common in the example and modification which were mentioned above. However, to coincidence, the precharge circuit 600 of drawing 26 charges, or does not necessarily discharge, and it can only charge or discharge one [at a time] two or more data lines. Not only when that circuit can accelerate two or more charge or discharge about the data line to coincidence but when it can accelerate-one sequential charge or discharge at a time, in this specification, **** [circuit / a certain] "charge or discharge of two or more data lines is accelerable" is included, so that he can understand also from this explanation.
[0114] In addition, although drawing 26 explained the example in the case of precharging to the data line in the indicating equipment which performs point sequential programming, as a means to perform acceleration of charge of the data line, or discharge in such equipment, the addition current circuit mentioned above is available similarly. For example, since the single line driver 410 of drawing 26 has circuitry shown in drawing 6 , it can generate the addition current Ip using the addition current circuit 430. However, there is no need of constituting a circuit so that both precharge and an addition current can be used for coincidence, and the circuitry which can use only either may be adopted.
[0115] H. The example of application to electronic equipment : the indicating equipment using an organic EL device is applicable to the personal computer of a mobile mold, a cellular phone, and various electronic instruments, such as a digital still camera.
[0116] Drawing 27 is the perspective view showing the configuration of the personal computer of a mobile mold. The personal computer 1000 is equipped with the body section 1040 equipped with the keyboard 1020, and the display unit 1060 using an organic EL device.
[0117] Drawing 28 is the perspective view of a cellular phone. This cellular phone 2000 is equipped with two or more manual operation buttons 2020, the ear piece 2040, the speaker 2060, and the display panel 2080 that used the organic EL device.
[0118] Drawing 29 is the perspective view showing the configuration of the digital still camera 3000. In addition, it is shown in [connection / with an external instrument] simple. The digital still camera 3000 generates an image pick-up signal for the light figure of a photographic subject by the photo electric conversion of image sensors, such as CCD (Charge Coupled Device), to the usual camera exposing a film according to the light figure of a photographic subject. Here, the display panel 3040 which used the organic EL device is formed in the tooth back of the case 3020 of the digital still camera 3000, and a display is performed based on the image pick-up signal by CCD. For this reason, a display panel 3040 functions as FAIDA which displays a photographic subject. Moreover, the light-receiving unit 3060 containing an optical lens, CCD, etc. is formed in the case 3020 observation-side (setting to drawing rear-face side).
[0119] Here, when a photography person checks the photographic subject image displayed on the display panel 3040 and does the depression of the shutter carbon button 3080, the image pick-up signal of CCD at the time is transmitted and stored at the memory of the circuit board 3100. Moreover, if it is in this digital still camera 3000, the video signal output terminal 3120 and the input/output terminal 3140 for data communication are formed in the side face of a case 3020. And as shown in drawing, a personal computer 4400 is connected to the input/output terminal 3140 for the latter data communication for a television monitor 4300 again at the former video signal output terminal 3120 if needed, respectively. Furthermore, the image pick-up signal stored in the memory of the circuit board 3100 is outputted to a television monitor 4300 and a personal computer 4400 by predetermined actuation.
[0120] In addition, as electronic equipment, the personal computer of drawing 27 , the device equipped with the video tape recorder of television, a viewfinder mold, or a monitor direct viewing type, the car navigation equipment, the pager, the electronic notebook, the calculator, the word processor, the workstation, the TV phone, POS terminal, and touch panel other than the cellular phone of drawing 28 and the digital still camera of drawing 29 , etc. can be mentioned. The above-mentioned display using the organic EL device as a display of these electronic equipment of various kinds of is applicable.
[0121] I. -- other modification: -- although all the transistors should be constituted from various kinds of examples and modifications of which I1:**** was done by FET, it is also possible to replace a part or all transistors by the

bipolar transistor or the switching element of other classes. The gate electrode of FET and the base electrode of a bipolar transistor are equivalent to the "control electrode" in this invention. as these transistors of various kinds of — a thin film transistor (TFT) — in addition, the transistor of the silicon base is also employable.

[0122] I2: Although the display matrix section 200 should have 1 set of pixel circuit matrices in various kinds of examples and modifications which were mentioned above, it is good also as that in which the display matrix section 200 has two or more sets of pixel circuit matrices. For example, in case a large-sized panel is constituted, the display matrix section 200 is classified into two or more adjoining fields, and you may make it establish 1 set of pixel circuit matrices for every field, respectively. Moreover, you may make it establish 3 sets of pixel circuit matrices equivalent to three colors of RGB in the one display matrix section 200. When two or more pixel circuit matrices (unit circuit matrix) exist, it is possible to apply the example mentioned above for every matrix and a modification.

[0123] I3: Although the programming period Tpr and the luminescence period Tel were divided in the pixel circuit used in the example and modification of the various kinds mentioned above as shown in drawing 5 , it is also possible to use a pixel circuit in which the programming period Tpr falls on a part of luminescence period Tel. To such a pixel circuit, programming is performed in early stages of the luminescence period Tel, the gradation of luminescence is set up, and luminescence continues with the set-up gradation after that. Also about the equipment using such a pixel circuit, by accelerating the data line by the addition current or precharge, it is possible to set right luminescence gradation as a pixel circuit, or programming time can be shortened and improvement in the speed of drive control of an organic EL device can be attained.

[0124] I4: Although the example and modification of the various kinds mentioned above explained the example about the display which has the pixel circuit of a current programming mold, this invention is applicable also to the display which has the pixel circuit of an electrical-potential-difference programming mold. To the pixel circuit of an electrical-potential-difference programming mold, programming (setup of luminescence gradation) is performed according to the electrical-potential-difference value of the data line. Also in the indicating equipment which has the pixel circuit of an electrical-potential-difference programming mold, acceleration of charge of the data line using an addition current or precharge or discharge can be performed.

[0125] However, with the display using the pixel circuit of a current programming mold, since a programming current value becomes very small when luminescence gradation is low, programming may take great time amount. Therefore, when this invention is applied to the indicating equipment using the pixel circuit of a current programming mold, the effectiveness by acceleration of charge of the data line or discharge is more remarkable.

[0126] I5: In various kinds of examples and modifications which were mentioned above, although the gradation of luminescence of an organic EL device 220 should be adjusted, this invention is applicable also to the display which generates constant current and performs monochrome display (binary display). Moreover, this invention can be applied also when driving an organic EL device using the passive matrix driving method. However, since the demand to improvement in the speed of a drive is more strong to the indicating equipment in which multi-tone adjustment is possible, and the indicating equipment using the active-matrix driving method, the effectiveness of this invention is also more remarkable. Furthermore, this invention can be applied not only the display that arranged the pixel circuit in the shape of a matrix but when other arrays are adopted.

[0127] I6: Although the example mentioned above and the modification explained the example of the display which used the organic EL device, this invention is applicable also to the display and electronic instrument which used light emitting devices other than an organic EL device. For example, it is applicable also to the equipment which has the light emitting devices (LED, FED (Field Emission Display), etc.) of other classes which can adjust the gradation of luminescence according to a drive current.

[0128] I7: This invention is applicable also to the component of other current drive molds other than a light emitting device further. MAG RAM (MRAM) exists as a component of such a current drive mold. Drawing 30 is the block diagram showing the configuration of the memory apparatus using MAG RAM.

[0129] This memory apparatus has the memory-cell-matrix section 820, the word line driver 830, and the bit line driver 840. The memory-cell-matrix section 820 has two or more magnetic memory cells 810 arranged in the shape of a matrix. Two or more bit lines X1 extended along the direction of a train, X2 —, and two or more word lines Y1 and Y2 — which are extended along with a line writing direction are connected to the matrix of the magnetic memory cell 810, respectively. The memory-cell-matrix section 820 supports the display matrix section 200 so that he can understand, if this drawing 30 is compared with drawing 3 of the 1st example. Moreover, the word line driver 830 supports to a gate driver 300, and the bit line driver 840 supports [the magnetic memory cell 810] the pixel circuit 210 at the data-line driver 400, respectively.

[0130] Drawing 31 is the explanatory view showing the configuration of the magnetic memory cell 810. This magnetic memory cell 810 has the configuration in which the barrier layer 813 which consists of an insulator was inserted between two electrodes 811,812 which consist of ferromagnetic metal layers. MAG RAM is made to perform a data storage using the phenomenon depending on the sense of the magnetization M1 and M2 of the ferromagnetic metal of the upper and lower sides of the magnitude of the tunnel current, when tunnel current is passed through a barrier layer 813 between two electrodes 811,812. Specifically, "0" and "1" are judged for the data memorized by measuring the electrical potential difference V between two electrodes 811,812 (or resistance).

[0131] One electrode 812 is used as a typical floor to which the sense of the magnetization M2 was fixed, and the electrode 811 of another side is used as a data-logging layer. Informational record is performed by changing the sense of the magnetization M1 of an electrode 811 by the field which generates the data current Idata according to a sink and this in a bit line Xm (write-in electrode). Read-out of recording information is performed by reading

electrically a sink, and the tunnel resistance and the electrical potential difference at this time for the current of hard flow to a bit line Xm (write-in electrode).
[0132] In addition, the memory apparatus explained by drawing 30 and drawing 31 is an example of equipment which used such MAG RAM, and various things are proposed about the configuration of MAG RAM, informational record, or the read-out approach.
[0133] This invention is applicable also to the electronic instrument using the current driver element which is not by the light emitting device like this MAG RAM. That is, generally this invention is applicable to the electronic instrument which used the current driver element.

[Translation done.]

(19)日本国特許庁（ＪＰ）　(12)公開特許公報（Ａ）　(11)特許出願公開番号
特開2003－114645
（P2003－114645A）
(43)公開日　平成15年4月18日(2003.4.18)

(51)Int.Cl.⁷	識別記号	ＦＩ		テーマコード゛(参考)
Ｇ０９Ｇ　3/30		Ｇ０９Ｇ　3/30	Ｊ	５Ｃ０８０
3/20	６１１	3/20	６１１Ｊ	
	６２１		６２１Ｐ	
	６２３		６２３Ｒ	
	６４１		６４１Ｄ	

審査請求　未請求　請求項の数52　ＯＬ　（全 25 頁）

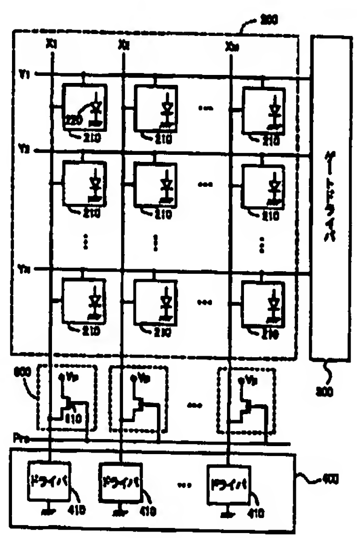
(21)出願番号　特願2001－368399(P2001－368399)
(22)出願日　平成13年12月3日(2001.12.3)
(31)優先権主張番号　特願2001－235387(P2001－235387)
(32)優先日　平成13年8月2日(2001.8.2)
(33)優先権主張国　日本（ＪＰ）

(71)出願人　000002369
セイコーエプソン株式会社
東京都新宿区西新宿２丁目４番１号
(72)発明者　河西　利幸
長野県諏訪市大和三丁目３番５号　セイコーエプソン株式会社内
(74)代理人　110000028
特許業務法人明成国際特許事務所

Fターム(参考)　5C080 AA06 BB05 DD03 DD08 EE29
FF11 JJ02 JJ03 JJ04

(54)【発明の名称】　単位回路の制御に使用されるデータ線の駆動

(57)【要約】
【課題】　単位回路に接続されたデータ線の駆動時間を短縮する。
【解決手段】　表示マトリクス部２００は、マトリクス状に配列された画素回路２１０と、行方向に伸びる複数のゲート線Ｙ１，Ｙ２…と、列方向に伸びる複数のデータ線Ｘ１，Ｘ２…とを有している。走査線はゲートドライバ３００に接続されており、データ線はデータ線ドライバ４００に接続されている。各データ線には、データ線の充電または放電を加速する手段として、プリチャージ回路６００や付加電流回路が設けられている。各データ線に対しては、画素回路２１０における発光階調の設定が完了する前に、プリチャージや付加電流によって充電または放電の加速が行われる。



【特許請求の範囲】

【請求項１】　アクティブマトリクス駆動法によって駆動される電気光学装置であって、
発光素子と前記発光素子の発光の階調を調節するための回路とをそれぞれ含む複数の単位回路がマトリクス状に配列された単位回路マトリクスと、
前記単位回路マトリクスの行方向に沿って配列された単位回路群にそれぞれ接続された複数の走査線と、
前記単位回路マトリクスの列方向に沿って配列された単位回路群にそれぞれ接続された複数のデータ線と、
前記複数の走査線に接続され、前記単位回路マトリクスの１つの行を選択するための走査線駆動回路と、
前記発光素子の発光の階調に応じたデータ信号を生成して、前記複数のデータ線のうちの少なくとも１つのデータ線上に出力することが可能なデータ信号生成回路と、
前記走査線駆動回路によって選択された行に存在する少なくとも１つの単位回路に前記データ線を介して前記データ信号が供給される際に、前記データ線の充電または放電を加速することが可能な充放電加速部と、を備える電気光学装置。

【請求項２】　請求項１記載の電気光学装置であって、
前記単位回路による前記発光階調の調節は、前記データ信号の電流値に応じて行われる、電気光学装置。

【請求項３】　請求項１または２記載の電気光学装置であって、
前記発光素子は、流れる電流値に応じて発光の階調が変化する電流駆動型の素子であり、
前記単位回路は、
前記発光素子に流れる電流の経路に設けられた駆動トランジスタと、
前記駆動トランジスタの制御電極に接続され、前記駆動トランジスタの動作状態に応じた電荷量を保持することによって、前記発光素子に流れる電流値を設定するための保持キャパシタと、を有し、
前記保持キャパシタの蓄積電荷量が前記データ信号によって調整される、電気光学装置。

【請求項４】　請求項３記載の電気光学装置であって、
前記単位回路は、さらに、
前記データ線と前記保持キャパシタとに接続され、前記データ信号によって前記保持キャパシタの蓄積電荷量を調整する際に使用される第１のスイッチングトランジスタと、
前記駆動トランジスタおよび前記発光素子と直列に接続された第２のスイッチングトランジスタと、を有しており、
各走査線は、前記第１と第２のスイッチングトランジスタのそれぞれに接続された第１と第２のサブ走査線を含んでおり、
前記走査線駆動回路は、（Ｉ）所定の第１の期間において、前記第１のスイッチングトランジスタをオン状態に設定して、前記保持キャパシタの蓄積電荷量の調整を行う第１の動作と、（ＩＩ）前記第１の期間の後の第２の期間において、前記第１のスイッチングトランジスタをオフ状態に設定するとともに前記第２のスイッチングトランジスタをオン状態に設定して、前記発光素子に発光を行わせる第２の動作と、を実行する、電気光学装置。

【請求項５】　請求項１ないし４のいずれかに記載の電気光学装置であって、
前記充放電加速部は、前記複数のデータ線をプリチャージすることが可能なプリチャージ回路を含む、電気光学装置。

【請求項６】　請求項４記載の電気光学装置であって、
前記充放電加速部は、前記複数のデータ線をプリチャージすることが可能なプリチャージ回路を含み、
前記プリチャージ回路は、前記第２の期間以外の期間であって前記第１の期間が完了する前の特定のプリチャージ期間において前記プリチャージを実行する、電気光学装置。

【請求項７】　請求項６記載の電気光学装置であって、
前記プリチャージ期間は、前記第１の期間が開始される以前に設定される、電気光学装置。

【請求項８】　請求項６記載の電気光学装置であって、
前記プリチャージ期間は、前記第１の期間の初期の一部を含む期間に設定される、電気光学装置。

【請求項９】　請求項５ないし８のいずれかに記載の電気光学装置であって、
前記プリチャージ回路は、前記データ線をプリチャージすることにより、前記データ線を発光階調の中央値以下の低い階調範囲に相当する電圧とする、電気光学装置。

【請求項１０】　請求項９記載の電気光学装置であって、
前記プリチャージ回路は、前記データ線をプリチャージすることにより、前記データ線をゼロでない最も低い発光階調の近傍の階調に相当する電圧とする、電気光学装置。

【請求項１１】　請求項５ないし１０のいずれかに記載の電気光学装置であって、
各単位回路は、複数の色成分毎にそれぞれ設けられており、
前記プリチャージ回路は、各色成分毎に異なる電位で前記データ線を充電または放電することが可能である、電気光学装置。

【請求項１２】　請求項１ないし４のいずれかに記載の電気光学装置であって、
前記充放電加速部は、前記各発光素子の発光の階調に応じたデータ信号の電流値に、前記データ線の充電または放電を加速するための電流値を付加する付加電流回路を含む、電気光学装置。

【請求項１３】　請求項１２記載の電気光学装置であって、

前記電流値の付加は、前記各発光素子の発光の階調に応じたデータ信号が生成される期間の初期に実行される、電気光学装置。

【請求項１４】　請求項１２または１３記載の電気光学装置であって、

前記付加電流回路は、各データ線に対して前記データ信号生成回路と並列に接続されたトランジスタを含む、電気光学装置。

【請求項１５】　発光素子と前記発光素子の発光の階調を調節するための回路とをそれぞれ含む複数の単位回路がマトリクス状に配列された単位回路マトリクスと、各発光素子の発光の階調に応じたデータ信号を各単位回路に供給するための複数のデータ線と、を備えたアクティブマトリクス駆動型の電気光学装置の駆動方法であって、

少なくとも１つの単位回路に前記データ線を介して前記データ信号を供給する際に、前記データ線の充電または放電を加速することを特徴とする電気光学装置の駆動方法。

【請求項１６】　請求項１５記載の方法であって、

前記単位回路による前記発光素子の発光階調の調節は、電流として供給される前記データ信号に応じて行われる、方法。

【請求項１７】　請求項１５または１６記載の方法であって、

前記充電または放電の加速は、所定のプリチャージ期間において前記データ線をプリチャージすることによって行われる、方法。

【請求項１８】　請求項１７記載の方法であって、

（Ｉ）所定の第１の期間において、前記データ信号による前記単位回路の設定を行う過程と、（ＩＩ）前記第１の期間の後の第２の期間において、前記単位回路の設定状態に従って前記発光素子が発光する過程と、を備え、

前記プリチャージ期間は、前記第２の期間以外の期間であって前記第１の期間が完了する前に設定される、方法。

【請求項１９】　請求項１８記載の方法であって、

前記プリチャージ期間は、前記第１の期間が開始される以前に設定される、方法。

【請求項２０】　請求項１８記載の方法であって、

前記プリチャージ期間は、前記第１の期間の初期の一部を含む期間に設定される、方法。

【請求項２１】　請求項１７ないし２０のいずれかに記載の方法であって、

前記プリチャージは、発光階調の中央値以下の低い階調範囲に相当する電圧値に前記データ線を充電または放電するように実行される、方法。

【請求項２２】　請求項２１記載の方法であって、

前記プリチャージは、ゼロでない最も低い発光階調の近傍の階調に相当する電圧値に前記データ線を充電または放電するように実行される、方法。

【請求項２３】　請求項１７ないし２２のいずれかに記載の方法であって、

各単位回路は、複数の色成分毎にそれぞれ設けられており、

前記プリチャージは、各色成分毎に異なる電位で前記データ線を充電または放電するように実行される、方法。

【請求項２４】　請求項１５または１６記載の方法であって、

前記充電または放電の加速は、前記各発光素子の発光の階調に応じたデータ信号の電流値に、前記充電または放電の加速のための電流値を付加することによって行われる、方法。

【請求項２５】　請求項２４記載の方法であって、

前記電流値の付加は、前記各発光素子の発光の階調に応じたデータ信号が生成される期間の初期に実行される、方法。

【請求項２６】　流れる電流の電流値に応じて動作が制御される複数の電流駆動素子と、

各電流駆動素子に、前記電流駆動素子の動作状態を規定するデータ信号を供給するためのデータ線と、

前記データ線に前記データ信号を出力するためのデータ信号生成回路と、

前記データ線を介して前記データ信号が前記電流駆動素子に供給される際に、前記データ線の充電または放電を加速するための充放電加速部と、を備える電子装置。

【請求項２７】　請求項２６記載の電子装置であって、

前記充放電加速部は、前記複数のデータ線をプリチャージすることが可能なプリチャージ回路を含む、電子装置。

【請求項２８】　請求項２６記載の電子装置であって、

前記充放電加速部は、前記電流駆動素子の動作状態に適した前記データ信号の電流値に、前記データ線の充電または放電を加速するための電流値を付加する付加電流回路を含む、電子装置。

【請求項２９】　入力信号に対応して電流を生成する電流生成回路と、電気光学素子を備えた単位回路と、前記電流を前記単位回路に供給するデータ線と、を含む電気光学装置であって、　前記入力信号の変化に伴う前記電流の変化を加速する加速手段を備えることを特徴とする電気光学装置。

【請求項３０】　前記加速手段は、前記データ線の電位を、所定の電位に設定するプリチャージ回路であることを特徴とする請求項２９記載の電気光学装置。

【請求項３１】　前記加速手段は、前記データ線に流れる電流の一部の電流経路となる付加電流回路であることを特徴とする請求項２９記載の電気光学装置。

【請求項３２】　前記入力信号の変化に伴う前記電流の変化量に基づいて、前記加速手段の使用の要否を判断する判断回路を備えていることを特徴とする請求項２９乃至３１の何れかに記載の電気光学装置。

【請求項３３】　入力信号に対応して電流を生成する電流生成回路と、電気光学素子を備えた単位回路と、前記電流を前記単位回路に供給するデータ線と、を含む電気光学装置の駆動方法であって、

前記入力信号の変化に伴い前記電流の電流値を第１の電流値から第２の電流値に変化させる操作を、電流値の時間変化率の異なる複数の期間を経て行うことを特徴とする電気光学装置の駆動方法。

【請求項３４】　前記第１の電流値から第２の電流値に変化させる操作は、前記データ線を所定電圧に設定するプリチャージ回路によって設定される第３の電流値を経由して行われることを特徴とする請求項３３記載の電気光学装置の駆動方法。

【請求項３５】　前記第１の電流値から第２の電流値に変化させる操作は、前記データ線に流れる電流の一部の電流経路となる付加電流回路によって設定される第３の電流値を経由して行われることを特徴とする請求項３３記載の電気光学装置の駆動方法。

【請求項３６】　前記第３の電流値は、前記第２の電流値と前記付加電流回路を流れる電流値とに基づいて設定されることを特徴とする請求項３５記載の電気光学装置の駆動方法。

【請求項３７】　前記第３の電流値は、前記第１の電流値と前記付加電流回路を流れる電流値とに基づいて設定されることを特徴とする請求項３５記載の電気光学装置の駆動方法。

【請求項３８】　前記第２の電流値は、前記第１の電流値よりも小さいことを特徴とする請求項３３乃至３７の何れかに記載の電気光学装置の駆動方法。

【請求項３９】　前記第３の電流値は、前記第１の電流値と前記第２の電流値との間の電流値であることを特徴とする請求項３７に記載の電気光学装置の駆動方法。

【請求項４０】　前記第１の電流値から前記第３の電流値への電流値の時間変化率の絶対値は、前記第３の電流値から前記第２の電流値への電流値の時間変化率の絶対値よりも大きいことを特徴とする請求項３９記載の電気光学装置の駆動方法。

【請求項４１】　前記第１の電流値と前記第３の電流値との差の絶対値は、前記第３の電流値と前記第２の電流値との差の絶対値よりも大きいことを特徴とする請求項４０記載の電気光学装置の駆動方法。

【請求項４２】　前記第１の電流値及び前記第２の電流値は、前記入力信号に対応した電流値であることを特徴とする請求項３３乃至４１の何れかに記載の電気光学装置の駆動方法。

【請求項４３】　前記第１の電流値と前記第２の電流値との差に基づいて、前記第１の電流値を第２の電流値に変化させる操作を、前記電流値の時間変化率の異なる複数の期間を経て行う必要があるか否かを判定し、当該判定で必要があると判定されたときに、前記複数の期間を経て前記第１の電流値を前記第２の電流値に変化させるようになっていることを特徴とする請求項３３乃至４２の何れかに記載の電気光学装置の駆動方法。

【請求項４４】　前記請求項３３乃至４３の何れかに記載の電気光学装置の駆動方法により駆動されることを特徴とする電気光学装置。

【請求項４５】　入力信号に対応して電流を生成する電流生成回路と、電気光学素子を備えた単位回路と、前記電流を前記単位回路に供給するデータ線と、を含む電気光学装置であって、

前記入力信号の変化に対応して前記電流を変化させる際に、前記データ線の電荷をリセットするリセット手段を備えることを特徴とする電気光学装置。

【請求項４６】　前記電流に応じた電圧を保持する電圧保持手段を備え、前記リセット手段は、前記データ線及び前記電圧保持手段の電荷をリセットするようになっていることを特徴とする請求項４５記載の電気光学装置。

【請求項４７】　前記リセット手段は、前記電流を変化させる前に前記リセットを行うようになっていることを特徴とする請求項４５又は４６記載の電気光学装置。

【請求項４８】　入力信号に対応して電流を生成する電流生成回路と、電流駆動素子を備えた単位回路と、前記電流を前記単位回路に供給するデータ線と、を含む電子装置であって、

前記入力信号の変化に伴う前記電流の変化を加速する加速手段を備えることを特徴とする電子装置。

【請求項４９】　前記加速手段は、前記データ線の電位を、所定の電位に設定するプリチャージ回路であることを特徴とする請求項４８記載の電子装置。

【請求項５０】　前記加速手段は、前記データ線に流れる電流の一部の電流経路となる付加電流回路であることを特徴とする請求項４８記載の電子装置。

【請求項５１】　前記入力信号の変化に伴う前記電流の変化量に基づいて、前記加速手段の使用の要否を判断する判断回路を備えていることを特徴とする請求項４８乃至５０の何れかに記載の電子装置。

【請求項５２】　請求項２９乃至３２及び請求項４４乃至４７の何れかに記載の電気光学装置を、表示部として利用したことを特徴とする電子機器。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】この発明は、表示装置の画素回路などの単位回路の制御に使用されるデータ線の駆動技術に関する。

【０００２】

【従来の技術】近年、有機ＥＬ素子（Organic Electroluminescent element）を用いた電気光学装置が開発されている。有機ＥＬ素子は、自発光素子であり、バックライトが不要なので、低消費電力、高視野角、高コントラ

スト比の表示装置を達成できるものと期待されている。なお、本明細書において、「電気光学装置」とは、電気信号を光に変換する装置を意味している。電気光学装置の最も普通の形態は、画像を表す電気信号を画像を表す光に変換する装置であり、特に表示装置として好適である。

【0003】図1は、有機EL素子を用いた表示装置の一般的な構成を示すブロック図である。この表示装置は、表示マトリクス部120と、ゲートドライバ130と、データ線ドライバ140とを有している。表示マトリクス部120は、マトリクス状に配列された複数の画素回路110を有しており、各画素回路110には有機EL素子114がそれぞれ設けられている。画素回路110のマトリクスには、その列方向に沿って伸びる複数のデータ線X1，X2…と、行方向に沿って伸びる複数のゲート線Y1，Y2…とがそれぞれ接続されている。

【0004】

【発明が解決しようとする課題】図1のような構成で大型表示パネルを構成する場合には、各データ線の静電容量Cdがかなり大きくなる。データ線の静電容量Cdが大きくなるとデータ線の駆動に多大な時間を要する。そのため、従来は、有機EL素子を用いて大型表示パネルを構成するのに十分高速な駆動を行うことができないという問題があった。

【0005】なお、上述の問題は、有機EL素子を用いた表示装置に限らず、有機EL素子以外の電流駆動型発光素子を用いた表示装置や電気光学装置に共通する問題であった。また、発光素子に限らず、一般に、電流で駆動される電流駆動素子を用いた電子装置に共通する問題であった。

【0006】本発明は、上述した従来の課題を解決するためになされたものであり、単位回路に接続されたデータ線の駆動時間を短縮することのできる技術を提供することを目的とする。

【0007】

【課題を解決するための手段およびその作用・効果】上記目的を達成するために、本発明による第1の電気光学装置は、アクティブマトリクス駆動法によって駆動される電気光学装置であって、発光素子と前記発光素子の発光の階調を調節するための回路とをそれぞれ含む複数の単位回路がマトリクス状に配列された単位回路マトリクスと、前記単位回路マトリクスの行方向に沿って配列された単位回路群にそれぞれ接続された複数の走査線と、前記単位回路マトリクスの列方向に沿って配列された単位回路群にそれぞれ接続された複数のデータ線と、前記複数の走査線に接続され、前記単位回路マトリクスの1つの行を選択するための走査線駆動回路と、前記発光素子の発光の階調に応じたデータ信号を生成して、前記複数のデータ線のうちの少なくとも1つのデータ線上に出力することが可能なデータ信号生成回路と、前記走査線駆動回路によって選択された行に存在する少なくとも1つの単位回路に前記データ線を介して前記データ信号が供給される際に、前記データ線の充電または放電を加速することが可能な充放電加速部と、を備える。

【0008】この電気光学装置では、充放電加速部がデータ線の充電または放電を加速するので、データ信号のみでデータ線の充電または放電が行われる場合に比べて充電または放電に要する時間を短縮することができる。従って、単位回路に接続されたデータ線の駆動時間を短縮することが可能である。

【0009】なお、前記単位回路による前記発光階調の調節は、前記データ信号の電流値に応じて行われるものであることが好ましい。この場合には、データ信号の電流値が小さいときには、データ線の充電または放電に多大の時間を要する可能性がある。従って、特にデータ信号の電流値が小さいときに、充放電加速部によるデータ線の駆動時間の短縮効果が顕著である。

【0010】また、前記発光素子は、流れる電流値に応じて発光の階調が変化する電流駆動型の素子であるとしてもよい。また、前記単位回路は、前記発光素子に流れる電流の経路に設けられた駆動トランジスタと、前記駆動トランジスタの制御電極に接続され、前記駆動トランジスタの動作状態に応じた電荷量を保持することによって、前記発光素子に流れる電流値を設定するための保持キャパシタと、を有していてもよい。このとき、前記保持キャパシタの蓄積電荷量が前記データ信号によって調節されるようにしてもよい。この構成では、保持キャパシタの蓄積電荷量を、発光階調に応じた適切な値に設定する必要がある。このとき、充放電加速部によってデータ線の充電または放電を加速するようにすれば、適切な蓄積電荷量を比較的短時間で達成することができ、データ線の駆動を時間短縮することが可能である。

【0011】前記単位回路は、さらに、前記データ線と前記保持キャパシタとに接続され、前記データ信号によって前記保持キャパシタの蓄積電荷量を調節する際に使用される第1のスイッチングトランジスタと、前記駆動トランジスタおよび前記発光素子と直列に接続された第2のスイッチングトランジスタと、を有していてもよい。また、各走査線は、前記第1と第2のスイッチングトランジスタのそれぞれに接続された第1と第2のサブ走査線を含んでいてもよい。このとき、前記走査線駆動回路は、（I）所定の第1の期間において、前記第1のスイッチングトランジスタをオン状態に設定して、前記保持キャパシタの蓄積電荷量の調節を行う第1の動作と、（II）前記第1の期間の後の第2の期間において、前記第1のスイッチングトランジスタをオフ状態に設定するとともに前記第2のスイッチングトランジスタをオン状態に設定して、前記発光素子に発光を行わせる第2の動作と、を実行するものとしてもよい。

【0012】前記充放電加速部は、前記複数のデータ線をプリチャージすることが可能なプリチャージ回路を含むものとしてもよい。この構成によれば、データ線の充電または放電を容易に促進することができる。

【0013】なお、前記プリチャージ回路は、前記第2の期間以外の期間であって前記第1の期間が完了する前の特定のプリチャージ期間において前記プリチャージを実行するものとしてもよい。この構成によれば、保持キャパシタへの電荷の蓄積が完了する前にプリチャージが行われるので、プリチャージが原因となって保持キャパシタの蓄積電荷量が所望の値からずれることを防止することができる。

【0014】前記プリチャージ期間は、前記第1の期間が開始される以前に設定されることが好ましい。この構成では、プリチャージが保持キャパシタの蓄積電荷量に与える影響をより小さく抑えることが可能である。

【0015】あるいは、前記プリチャージ期間は、前記第1の期間の初期の一部を含む期間に設定されるようにしてもよい。この構成によれば、データ線の静電容量に比べて保持キャパシタの静電容量が無視できない場合に、保持キャパシタへの電荷の蓄積に要する時間を短縮することができる。

【0016】前記プリチャージ回路は、前記データ線をプリチャージすることにより、前記データ線を発光階調の中央値以下の低い階調範囲に相当する電圧とすることが好ましい。この構成によれば、発光階調が低く、データ信号によるデータ線の充電または放電に時間が掛かる場合にも、その時間を短縮することができる。

【0017】なお、前記プリチャージ回路は、前記データ線をプリチャージすることにより、前記データ線をゼロでない最も低い発光階調の近傍の階調に相当する電圧とすることが好ましい。この構成によれば、データ線の充電／放電時間の短縮効果が最も顕著である。

【0018】各単位回路は、複数の色成分毎にそれぞれ設けられている場合に、前記プリチャージ回路は、各色成分毎に異なる電位で前記データ線を充電または放電することが可能であることが好ましい。この構成によれば、各色成分に適した電位にそれぞれデータ線を充電または放電できるので、データ線の駆動時間をより短縮することが可能である。

【0019】前記充放電加速部は、前記各発光素子の発光の階調に応じたデータ信号の電流値に、前記データ線の充電または放電を加速するための電流値を付加する付加電流回路を含むものとしてもよい。この構成によっても、データ線の充電または放電を容易に促進することができる。

【0020】前記電流値の付加は、前記各発光素子の発光の階調に応じたデータ信号が生成される期間の初期に実行されるものとしてもよい。こうすれば、電流値の付加による発光素子の発光階調への影響を小さく抑えることができる。

【0021】前記付加電流回路は、各データ線に対して前記データ信号生成回路と並列に接続されたトランジスタを含むものとしてもよい。この構成によれば、付加電流を容易に発生することができる。

【0022】本発明による電気光学装置の第1の駆動方法は、発光素子と前記発光素子の発光の階調を調節するための回路とをそれぞれ含む複数の単位回路がマトリクス状に配列された単位回路マトリクスと、各発光素子の発光の階調に応じたデータ信号を各単位回路に供給するための複数のデータ線と、を備えたアクティブマトリクス駆動型の電気光学装置の駆動方法であって、少なくとも1つの単位回路に前記データ線を介して前記データ信号を供給する際に、前記データ線の充電または放電を加速することを特徴とする。

【0023】また、本発明による電子装置は、流れる電流値に応じて動作が制御される複数の電流駆動素子と、各電流駆動素子に、前記電流駆動素子の動作状態を規定するデータ信号を供給するためのデータ線と、前記データ線上に前記データ信号を出力するためのデータ信号生成回路と、前記データ線を介して前記データ信号が前記電流駆動素子に供給される際に、前記データ線の充電または放電を加速するための充放電加速部と、を備える。

【0024】本発明による第2の電気光学装置は、入力信号に対応して電流を生成する電流生成回路と、電気光学素子を備えた単位回路と、前記電流を前記単位回路に供給するデータ線と、を含む電気光学装置であって、前記入力信号の変化に伴う前記電流の変化を加速する加速手段を備えることを特徴とする。

【0025】この電気光学装置によれば、入力信号の変化に伴って電流を変化させる際に、加速手段が入力信号の変化に伴う電流の変化を加速する加速操作を行うので、入力信号に応じて速やかに電流値を変更することができる。従って、単位回路に接続されたデータ線の駆動時間を短縮することが可能である。

【0026】なお、前記加速手段は、前記データ線の電位を、所定の電位に設定するプリチャージ回路であるものとしてもよい。

【0027】あるいは、前記加速手段は、前記データ線に流れる電流の一部の電流経路となる付加電流回路であるものとしてもい。

【0028】第2の電気光学装置は、前記入力信号の変化に伴う前記電流の変化量に基づいて、前記加速手段の使用の要否を判断する判断回路を備えていてもよい。この構成によれば、必要な場合にのみ加速を行うことが可能であり、データ線の駆動時間をさらに短縮できる。

【0029】本発明による電気光学装置の第2の駆動方法は、入力信号に対応して電流を生成する電流生成回路と、電気光学素子を備えた単位回路と、前記電流を前記単位回路に供給するデータ線と、を含む電気光学装置の駆動方法であって、前記入力信号の変化に伴い前記電流

の電流値を第１の電流値から第２の電流値に変化させる操作を、電流値の時間変化率の異なる複数の期間を経て行うことを特徴とする。

【００３０】この構成によれば、入力信号の変化に伴って電流を変化させる際に、第１の電流値から第２の電流値に変化させる操作を、時間変化率の異なる複数の期間を経て行うようにしたので、第１の電流値から第２の電流値に変化するまでに要する所要時間の短縮を図ることができる。従って、単位回路に接続されたデータ線の駆動時間を短縮することが可能である。

【００３１】本発明による第３の電気光学装置は、入力信号に対応して電流を生成する電流生成回路と、電気光学素子を備えた単位回路と、前記電流を前記単位回路に供給するデータ線と、を含む電気光学装置であって、前記入力信号の変化に対応して前記電流を変化させる際に、前記データ線の電荷をリセットするリセット手段を備えることを特徴とする。

【００３２】この電気光学装置によれば、入力信号の変化に対応して電流を変化させる際に、リセット手段によってデータ線の電荷をリセットするようにしたので、データ線の電流値をより速やかに変化させることができる。従って、単位回路に接続されたデータ線の駆動時間を短縮することが可能である。

【００３３】前記単位回路は、前記電流に応じた電圧を保持する電圧保持手段を備え、　前記リセット手段は、前記データ線及び前記電圧保持手段の電荷をリセットするようになっていてもよい。この構成によれば、データ線及び電圧保持手段の電荷を共にリセットするようにしたので、データ線だけでなく、電圧保持手段の保持電圧も、変化後の電流値に応じた保持電圧により速やかに一致させることができる。

【００３４】本発明による第２の電子装置は、入力信号に対応して電流を生成する電流生成回路と、電流駆動素子を備えた単位回路と、前記電流を前記単位回路に供給するデータ線と、を含む電子装置であって、前記入力信号の変化に伴う前記電流の変化を加速する加速手段を備えることを特徴とする。

【００３５】なお、本発明は、種々の形態で実現することが可能であり、例えば、電気光学装置、表示装置、その電気光学装置や表示装置を備えた電子装置、それらの装置の駆動方法、その方法の機能を実現するためのコンピュータプログラム、そのコンピュータプログラムを記録した記録媒体、そのコンピュータプログラムを含み搬送波内に具現化されたデータ信号、等の形態で実現することができる。

【００３６】

【発明の実施の形態】次に、本発明の実施の形態を実施例に基づいて以下の順序で説明する。

A．第１実施例（付加電流その１）：

B．第２実施例（付加電流その２）：

C．第３実施例（付加電流その３）：

D．付加電流を利用した変形例：

E．第４実施例（プリチャージ）：

F．プリチャージタイミングに関する変形例：

G．プリチャージ回路の配置に関する変形例：

H．電子機器への適用例：

I．その他の変形例：

【００３７】A．第１実施例（付加電流その１）：図２は、本発明の第１実施例としての表示装置の概略構成を示すブロック図である。この表示装置は、コントローラ１００と、表示マトリクス部２００（「画素領域」とも呼ぶ）と、ゲートドライバ３００と、データ線ドライバ４００とを有している。コントローラ１００は、表示マトリクス部２００に表示を行わせるためのゲート線駆動信号とデータ線駆動信号を生成して、ゲートドライバ３００とデータ線ドライバ４００にそれぞれ供給する。

【００３８】図３は、表示マトリクス部２００とデータ線ドライバ４００の内部構成を示している。表示マトリクス部２００は、マトリクス状に配列された複数の画素回路２１０を有しており、各画素回路２１０は有機ＥＬ素子２２０をそれぞれ有している。画素回路２１０のマトリクスには、その列方向に沿って伸びる複数のデータ線Xm（m＝１～M）と、行方向に沿って伸びる複数のゲート線Yn（n＝１～N）とがそれぞれ接続されている。なお、データ線は「ソース線」とも呼ばれ、また、ゲート線は「走査線」とも呼ばれる。また、本明細書では、画素回路２１０を「単位回路」あるいは「画素」とも呼ぶ。画素回路２１０内のトランジスタは、通常はＴＦＴで構成される。

【００３９】ゲートドライバ３００は、複数のゲート線Ynの中の１本を選択的に駆動して１行分の画素回路群を選択する。データ線ドライバ４００は、各データ線Xmをそれぞれ駆動するための複数の単一ラインドライバ４１０を有している。これらの単一ラインドライバ４１０は、各データ線Xmを介して画素回路２１０にデータ信号を供給する。このデータ信号に応じて画素回路２１０の内部状態（後述する）が設定されると、これに応じて有機ＥＬ素子２２０に流れる電流値が制御され、この結果、有機ＥＬ素子２２０の発光の階調が制御される。

【００４０】コントローラ１００（図２）は、画素領域２００の表示状態を表す表示データ（画像データ）を、各有機ＥＬ素子２２０の発光の階調を表すマトリクスデータに変換する。マトリクスデータは、１行分の画素回路群を順次選択するためのゲート線駆動信号と、選択された画素回路群の有機ＥＬ素子２２０に供給するデータ線信号のレベルを示すデータ線駆動信号とを含んでいる。ゲート線駆動信号とデータ線駆動信号は、ゲートドライバ３００とデータ線ドライバ４００にそれぞれ供給される。コントローラ１００は、また、ゲート線とデータ線の駆動タイミングのタイミング制御を行う。

【００４１】図４は、画素回路２１０の内部構成を示す回路図である。この画素回路２１０は、m番目のデータ線とn番目のゲート線Ynとの交点に配置されている回路である。なお、ゲート線Ynは、２本のサブゲート線V1，V2を含んでいる。

【００４２】画素回路２１０は、データ線Xmに流れる電流値に応じて有機ＥＬ素子２２０の階調を調節する電流プログラム回路である。具体的には、この画素回路２１０は、有機ＥＬ素子２２０の他に、４つのトランジスタ２１１～２１４と、保持キャパシタ２３０（「保持コンデンサ」あるいは「記憶キャパシタ」とも呼ぶ）とを有している。保持キャパシタ２３０は、データ線Xmを介して供給されたデータ信号に応じた電荷を保持し、これによって、有機ＥＬ素子２２０の発光の階調を調節するためのものである。すなわち、保持キャパシタ２３０は、データ線Xmに流れる電流に応じた電圧を保持する電圧保持手段に相当する。第１ないし第３のトランジスタ２１１～２１３はnチャンネル型ＦＥＴであり、第４のトランジスタ２１４はpチャンネル型ＦＥＴである。有機ＥＬ素子２２０は、フォトダイオードと同様の電流注入型（電流駆動型）の発光素子なので、ここではダイオードの記号で描かれている。

【００４３】第１のトランジスタ２１１のソースは、第２のトランジスタ２１２のドレインと、第３のトランジスタ２１３のドレインと、第４のトランジスタ２１４のドレインと、にそれぞれ接続されている。第１のトランジスタ２１１のドレインは、第４のトランジスタ２１４のゲートに接続されている。保持キャパシタ２３０は、第４のトランジスタ２１４のソースとゲートとの間に接続されている。また、第４のトランジスタ２１４のソースは、電源電位Vddにも接続されている。

【００４４】第２のトランジスタ２１２のソースは、データ線Xmを介して単一ラインドライバ４１０（図３）に接続されている。有機ＥＬ素子２２０は、第３のトランジスタ２１３のソースと接地電位との間に接続されている。

【００４５】第１と第２のトランジスタ２１１，２１２のゲートは、第１のサブゲート線V1に共通に接続されている。また、第３のトランジスタ２１３のゲートは、第２のサブゲート線V2に接続されている。

【００４６】第１と第２のトランジスタ２１１，２１２は、保持キャパシタ２３０に電荷を蓄積する際に使用されるスイッチングトランジスタである。第３のトランジスタ２１３は、有機ＥＬ素子２２０の発光期間においてオン状態に保たれるスイッチングトランジスタである。また、第４のトランジスタ２１４は、有機ＥＬ素子２２０に流れる電流値を制御するための駆動トランジスタである。第４のトランジスタ２１４の電流値は、保持キャパシタ２３０に保持される電荷量（蓄積電荷量）によって制御される。

【００４７】図５は、画素回路２１０の通常の動作を示すタイミングチャートである。ここでは、第１のサブゲート線V1の電圧値（以下、「第１のゲート信号V1」も呼ぶ）と、第２のサブゲート線V2の電圧値（以下、「第２のゲート信号V2」も呼ぶ）と、データ線Xmの電流値Iout（「データ信号Iout」も呼ぶ）と、有機ＥＬ素子２２０に流れる電流値IELとが示されている。

【００４８】駆動周期Tcは、プログラミング期間Tprと発光期間Telとに分かれている。ここで、「駆動周期Tc」とは、表示マトリクス部２００内のすべての有機ＥＬ素子２２０の発光の階調が１回ずつ更新される周期を意味しており、いわゆるフレーム周期と同じものである。階調の更新は、１行分の画素回路群毎に行われ、駆動周期Tcの間にN行分の画素回路群の階調が順次更新される。例えば、３０Hzで全画素回路の階調が更新される場合には、駆動周期Tcは約３３msである。

【００４９】プログラミング期間Tprは、有機ＥＬ素子２２０の発光の階調を画素回路２１０内に設定する期間である。本明細書では、画素回路２１０への階調の設定を「プログラミング」と呼んでいる。例えば、駆動周期Tcが約３３msであり、ゲート線Ynの総数Nが４８０本である場合には、プログラミング期間Tprは約６９μs（＝３３ms／４８０）以下になる。

【００５０】プログラミング期間Tprでは、まず、第２のゲート信号V2をLレベルに設定して第３のトランジスタ２１３をオフ状態（閉状態）に保つ。次に、データ線Xm上に発光階調に応じた電流値Imを流しながら、第１のゲート信号V1をHレベルに設定して第１と第２のトランジスタ２１１，２１２をオン状態（開状態）にする。このとき、このデータ線Xmの単一ラインドライバ４１０（図４）は、発光階調に応じた一定の電流値Imを流す定電流源として機能する。図５（c）に示されているように、この電流値Imは、所定の電流値の範囲RI内において、有機ＥＬ素子２２０の発光の階調に応じた値に設定されている。

【００５１】保持キャパシタ２３０には、第４のトランジスタ２１４（駆動トランジスタ）を流れる電流値Imに対応した電荷を保持した状態となる。この結果、第４のトランジスタ２１４のソース／ゲート間には、保持キャパシタ２３０に記憶された電圧が印加される。なお、本明細書では、プログラミングに用いられるデータ信号の電流値Imを「プログラミング電流値Im」と呼ぶ。

【００５２】プログラミングが終了すると、ゲートドライバ３００が第１のゲート信号V1をLレベルに設定して第１と第２のトランジスタ２１１，２１２をオフ状態とし、また、データ線ドライバ４００はデータ信号Ioutを停止する。

【００５３】発光期間Telでは、第１のゲート信号V

１をＬレベルに維持して第１と第２のトランジスタ２１１，２１２をオフ状態に保ったまま，第２のゲート信号Ｖ２をＨレベルに設定して第３のトランジスタ２１３をオン状態に設定する。保持キャパシタ２３０には，プログラミング電流値Ｉｍに対応した電圧が予め記憶されているので，第４のトランジスタ２１４にはプログラミング電流値Ｉｍとほぼ同じ電流が流れる。従って，有機ＥＬ素子２２０にもプログラミング電流値Ｉｍとほぼ同じ電流が流れ，この電流値Ｉｍに応じた階調で発光する。このように，保持キャパシタ２３０の電圧（すなわち電荷）が電流値Ｉｍによって書き込まれるタイプの画素回路２１０は，「電流プログラム回路」と呼ばれている。

【００５４】図６は，単一ラインドライバ４１０の内部構成を示す回路図である。単一ラインドライバ４１０は，データ信号生成回路４２０（「制御電流発生部」あるいは「電流生成回路」とも呼ぶ）と，付加電流回路４３０（「付加電流発生部」とも呼ぶ）とを備えている。データ信号生成回路４２０と付加電流回路４３０は，データ線Ｘｍと接地電位との間に並列に接続されている。

【００５５】データ信号生成回路４２０は，スイッチングトランジスタ４１と駆動トランジスタ４２との直列接続４２１が，Ｎ組分（Ｎは２以上の整数）並列に接続された構成を有している。図６の例ではＮは６である。６つの駆動トランジスタ４２のゲートには，リファレンス電圧Ｖrefが共通に印加されている。また，６つの駆動トランジスタ４２の利得係数βの比は，１：２：４：８：１６：３２に設定されている。なお，利得係数βは，良く知られているように，β＝（μＣ₀Ｗ/Ｌ）で定義される。ここで，μはキャリアの移動度，Ｃ₀はゲート容量，Ｗはチャンネル幅，Ｌはチャンネル長である。６つの駆動トランジスタ４２は，定電流源として機能する。トランジスタの電流駆動能力は利得係数βに比例するので，６つの駆動トランジスタ４２の電流駆動能力の比は，１：２：４：８：１６：３２である。

【００５６】６つのスイッチングトランジスタ４１のオン／オフは，コントローラ１００（図２）から与えられる６ビットのデータ線駆動信号Ｄdata（「入力信号」とも呼ぶ）によって制御される。データ線駆動信号Ｄdataの最下位ビットは，利得係数βが最も小さな（すなわちβの相対値が１の）直列接続４２１に供給されており，最上位ビットは利得係数βが最も大きな（すなわちβの相対値が３２の）直列接続４２１に供給されている。この結果，データ信号生成回路４２０は，データ線駆動信号Ｄdataの値に比例した電流値Ｉｍを生成する電流源として機能する。データ線駆動信号Ｄdataの値は，有機ＥＬ素子２２０の発光の階調を示す値に設定されている。従って，データ信号生成回路４２０からは，有機ＥＬ素子２２０の発光の階調に応じた電流値Ｉｍを有するデータ信号が出力される。

【００５７】付加電流回路４３０は，スイッチングトランジスタ４３と駆動トランジスタ４４との直列接続で構成されている。駆動トランジスタ４４のゲート電極には，リファレンス電圧Ｖrefが印加される。スイッチングトランジスタ４３のオン／オフは，コントローラ１００から与えられる付加電流制御信号Ｄｐによって制御される。スイッチングトランジスタ４３がオン状態のときには，リファレンス電圧Ｖrefに応じた所定の付加電流Ｉｐが付加電流回路４３０からデータ線Ｘｍ上に出力される。

【００５８】図７は，付加電流回路４３０を利用した場合のプログラミング期間Ｔｐｒ（図５）における電流値の変化を示す説明図である。時点ｔ１では，データ信号生成回路４２０からプログラミング電流Ｉｍの出力が開始され，また，付加電流回路４３０からも付加電流Ｉｐの出力が開始される。このとき，単一ラインドライバ４１０から出力される電流値Ｉout は，プログラミング電流Ｉｍと付加電流Ｉｐの和（Ｉｍ＋Ｉｐ）になる。時点ｔ２で付加電流Ｉｐが停止した後の期間ｔ２〜ｔ４では，プログラミング電流Ｉｍだけが単一ラインドライバ４１０の出力電流となる。なお，付加電流Ｉｐが流れる期間ｔ１〜ｔ２は，例えば，プログラミング電流Ｉｍが流れる期間ｔ１〜ｔ４の初期の１／４程度の期間に設定される。付加電流Ｉｐが流れる期間ｔ１〜ｔ２をプログラミング電流Ｉｍが流れる期間の初期に設定するのは，付加電流Ｉｐによる発光階調への影響を小さく抑えるためである。なお，付加電流Ｉｐの値は，例えばプログラミング電流Ｉｍの最大値と最小値の中間値程度の値に設定される。

【００５９】正確に言えば，図７（ａ）に示す出力電流Ｉout は単一ラインドライバ４１０の電流駆動能力を示しており，データ線Ｘｍ上の実電流値Ｉｓは，図７（ｂ）に実線で示すように変化する。すなわち，時点ｔ１では，過渡的に大きな電流が流れるが，徐々に減少して，電流値（Ｉｍ＋Ｉｐ）に近づいてゆく。時点ｔ２で付加電流回路４３０がオフになると，実電流Ｉｓはさらに減少する。しかし，時点ｔ２以降では，電流値自体が小さいのでデータ線容量Ｃｄ（図３）を充電または放電する速度が低下し，この結果，電流値の変化はｔ１〜ｔ２の期間よりも緩やかになる。そして，時点ｔ３では，プログラミング電流値Ｉｍにまで実電流値Ｉｓが減少し，期間ｔ３〜ｔ４ではこのプログラミング電流値Ｉｍが維持される。従って，プログラミング期間Ｔｐｒ内において，正しいプログラミング電流値Ｉｍで画素回路２１０がプログラミングされる。

【００６０】このような付加電流Ｉｐの利用は，「プログラミング電流値Ｉｍを，前回の行のプログラミング時における第１の電流値から，今回の行のプログラミング時における第２の電流値に変化させる操作を，電流値の時間変化率が異なる複数の期間（図７の期間ｔ１〜ｔ２と，期間ｔ２〜ｔ３）を経て行うもの」と考えることも

可能である。なお，この第１の電流値から第２の電流値への変化は，今回のプログラミング時のプログラミング電流Ｉｍと付加電流Ｉｐとの和である第３の電流値（Ｉｍ＋Ｉｐ）を経由して行われる。

【００６１】図７（ｂ）に示す一点鎖線は，付加電流Ｉｐを用いずに，単一ラインドライバ４１０の電流駆動能力が一定である場合（図７（ｃ））の実電流値の変化を示している。このときには，付加電流Ｉｐを用いる場合に比べて期間ｔ１〜ｔ２における電流値が小さいので，電流の変化もより緩やかである。従って，プログラミングの終了時点ｔ４においても，実電流値Ｉｓがプログラミング電流値Ｉｍに達しない場合がある。このような場合には，画素回路２１０を正しい階調にプログラミングすることができない可能性がある。あるいは，正しくプログラミングを行うために，プログラミング期間Ｔｐｒを延長しておく必要が生じるという問題を生じる。これに対して，付加電流Ｉｐを用いると，プログラミング期間Ｔｐｒ内に正しくプログラミングを行うことが可能である。

【００６２】図８は，プログラミング期間Ｔｐｒにおけるデータ線Ｘｍの電荷量Ｑｄの変化を示す説明図である。図８は，図７の動作を電荷量の観点で描いたものである。なお，図７における時点ｔ１，ｔ４は，正確に言えば，図８に示されているように，第１のゲート信号Ｖ１のレベルが変化する時点に相当する。

【００６３】一般に，ｎ番目の行の画素回路群のプログラミングが開始される前は，データ線Ｘｍの容量値Ｑｃ０は，（ｎ−１）番目の行の画素回路群のプログラミングにおけるデータ線Ｘｍのプログラミング電流値Ｉｍに依存している。図９は，有機ＥＬ素子の発光の階調Ｇと，データ線Ｘｍの電流値Ｉｍ（すなわちプログラミング電流値）と，データ線の電荷量Ｑｄとの関係を示している。第１実施例の回路構成では，階調Ｇが高いほど（すなわち輝度が高いほど）電流Ｉｍは増大し，データ線の電荷量Ｑｄ（すなわち電圧Ｖｄ）は低下する傾向にある。電荷量Ｑｄは，最も低い階調Gmin では電源電圧Ｖｄｄに近い電圧に相当する電荷量となり，最も高い階調Gmax では接地電位に近い電圧に相当する電荷量となる。なお，図８（ｃ）の例では，直前の行（すなわち（ｎ−１）番目の行）のプログラミングにおけるプログラミング電流値Ｉｍが比較的大きく，従って，今回のプログラミング開始前の電荷量Ｑｄ０が比較的小さい場合を想定している。

【００６４】図８の時点ｔ１でプログラミングが開始されると，データ線Ｘｍは単一ラインドライバ４１０の出力電流Ｉout （＝Ｉｍ＋Ｉｐ）によって充電または放電され，電荷量Ｑｄは比較的速い速度で増大する。時点ｔ２で付加電流Ｉｐが無くなると充電／放電速度が低下し，電荷量Ｑｄの変化もより緩やかになる。しかし，プログラミング期間Ｔｐｒ内の時点ｔ３において，所望のプログラミング電流値Ｉｍに対応する電荷量Ｑｄｍに到達している。

【００６５】以上の説明から理解できるように，付加電流回路４３０は，データ線Ｘｍの充電または放電を加速するための充放電加速部として機能する。なお，本明細書において，「充電または放電の加速」とは，本来の望ましい電流値（本実施例ではプログラミング電流値Ｉｍ）のみによるデータ線の充電または放電よりも短時間で充電または放電が終了するように，充電または放電を促進する操作を意味する。また，付加電流回路４３０は，データ信号の変化に伴う電流の変化を加速する加速手段，あるいは，データ線Ｘｍの電荷量を所定の値にリセットするためのリセット手段として機能すると考えることも可能である。

【００６６】図８（ｃ）に一点鎖線で示すように，付加電流Ｉｐが無い場合には充電／放電速度は低い速度に保たれており，この例では，プログラミング期間Ｔｐｒの時間ｔ４においても所望のプログラミング電流値Ｉｍに対応する電荷量Ｑｄｍに到達していない。従って，画素回路２１０に正しいプログラミング電流Ｉｍを供給して正しい階調にプログラミングすることができない可能性がある。

【００６７】このように，本実施例においては，付加電流Ｉｐを用いてデータ線の充電または放電を加速を行うことにより，画素回路２１０に対して正しいプログラミングを行うことが可能である。また，プログラミング時間を短縮して，有機ＥＬ素子２２０の駆動制御の高速化を図ることができる。

【００６８】なお，付加電流Ｉｐを用いたデータ線の充電または放電の加速は，通常は，画素回路マトリクスに含まれるすべてのデータ線Ｘｍについて同時に行われる。但し，画素回路マトリクスに含まれる複数のデータ線の中の一部のデータ線に対してのみ，付加電流Ｉｐを用いたデータ線の充電または放電の加速を選択的に行うようにしてもよい。例えば，プログラミングの開始時におけるｍ番目のデータ線Ｘｍの電荷量Ｑｄ０（図８）が，所望のプログラミング電流Ｉｍに対応する電荷量Ｑｄｍに十分に近い場合には，付加電流Ｉｐを利用しなくてもよい。具体的には，コントローラ１００が，各データ線に関して，（ｎ−１）番目の行でのプログラミング電流値とｎ番目の行でのプログラミング電流値とを互いに比較し，その差が所定の閾値以内であれば，ｎ番目の行のプログラミング時に付加電流Ｉｐを利用しないことと判断してもよい。また，これらのプログラミング電流値の差に応じて，付加電流Ｉｐの値を変化させてもよい。換言すれば，プログラミング電流値Ｉｍの前回値と今回値との差に応じて付加電流Ｉｐの電流値を決定する手段と，決定された付加電流値Ｉｐを各データ線Ｘｍに供給する手段とを設けるようにしてもよい。この構成によれば，より効果的に付加電流値Ｉｐを利用することが

でき、駆動の高速化を促進することができる。

【0069】あるいは、今回のプログラミング電流値Imが所定の閾値よりも小さい場合にのみ付加電流Ipを利用し、プログラミング電流値Imが閾値よりも大きい場合には付加電流Ipを利用しないことと判断しても良い。この理由は、プログラミング電流値Imが大きい場合には、データ線Xmの充電または放電が十分に早く行われるので、付加電流Ipを利用しなくても十分高速に所望のプログラミング電流値Imを達成できるからである。

【0070】この代わりに、今回のプログラミング電流値（第3の電流値）が前回のプログラミング電流値（第1の電流値）よりも小さく、且つ、今回のプログラミング電流値Imと付加電流値Ipとの和（第3の電流値）が、前回のプログラミング電流値よりも小さいときにのみ、付加電流Ipを利用することとしてもよい。これらの3つの電流値は、これ以外の種々の関係に設定することも可能である。例えば、第3の電流値を、第1の電流値と第2の電流値との間の電流値であるとしてもよい。また、第1の電流値から第3の電流値への電流値の時間変化率の絶対値を、第3の電流値から第2の電流値への電流値の時間変化率の絶対値よりも大きいものとしてもよい。さらに、第1の電流値と第3の電流値との差の絶対値を、第3の電流値と第2の電流値との差の絶対値よりも大きいものとしてもよい。

【0071】付加電流Ipを利用するか否かの判断は、各データ線毎に行うことが好ましい。但し、直前の行のプログラミング時におけるプログラミング電流の値に拘わらず、常に付加電流Ipを利用するものとすれば、表示装置全体の制御が単純になるという利点がある。

【0072】以上のように、本実施例では、プログラミング期間の初期に付加電流Ipをプログラミング電流Imに加算することによって、短時間で正確なプログラミングを行うことが可能である。あるいは、プログラミング時間を短縮して、有機EL素子220の駆動制御の高速化を図ることが可能である。特に、表示パネルの大型化や高解像度化に伴って駆動制御の高速化が要求されるので、大型表示パネルや高解像度表示パネルにおいて上述の効果が顕著である。

【0073】B. 第2実施例（付加電流その2）：図11は、本発明の第2実施例としての表示装置の概略構成を示すブロック図である。この表示装置は、データ線ドライバ400aが電源電位Vdd側に設けられている点が第1実施例と異なる。また、以下に説明するように、単一ラインドライバ410aの内部構成と、画素回路210aの内部構成も第1実施例と異なっている。

【0074】図11は、画素回路210aの内部構成を示す回路図である。この画素回路210aは、いわゆるサーノフ型の電流プログラム回路である。この画素回路210aは、有機EL素子220と、4つのトランジスタ241～244と、保持キャパシタ230とを有している。なお、4つのトランジスタ241～244は、pチャンネル型FETである。

【0075】データ線Xmには、第1のトランジスタ241と、保持キャパシタ230と、第2のトランジスタ242とがこの順に直列に接続されている。第2のトランジスタ242のドレインは、有機EL素子220に接続されている。第1と第2のトランジスタ241，242のゲートには、第1のサブゲート線V1が共通に接続されている。

【0076】電源電位Vddと接地電位との間には、第3のトランジスタ243と、第4のトランジスタ244と、有機EL素子220との直列接続が介挿されている。第3のトランジスタ243のドレインと第4のトランジスタ244のソースは、第1のトランジスタのドレインにも接続されている。第3のトランジスタ243のゲートには、第2のゲート線V2が接続されている。また、第4のトランジスタ244のゲートは、第2のトランジスタ242のソースに接続されている。保持キャパシタ230は、第4のトランジスタ244のソースとゲートとの間に接続されている。

【0077】第1と第2のトランジスタ241，242は、保持キャパシタ230に所望の電荷を蓄積する際に使用されるスイッチングトランジスタである。第3のトランジスタ243は、有機EL素子220の発光期間においてオン状態に保たれるスイッチングトランジスタである。また、第4のトランジスタ244は、有機EL素子220に流れる電流値を制御するための駆動トランジスタである。第4のトランジスタ244の電流値は、保持キャパシタ230に保持される電荷量によって制御される。

【0078】図12は、第2実施例の画素回路210aの通常の動作を示すタイミングチャートである。この動作では、図5に示した第1実施例の動作から、ゲート信号V1、V2の論理が反転している。また、第2実施例では、図11の回路構成から理解できるように、プログラミング期間Tprにおいて、第1と第4のトランジスタ241，244を経由して有機EL素子220にプログラミング電流Imが流れる。従って、第2実施例では、プログラミング期間Tprにおいても有機EL素子220が発光する。このように、プログラミング期間Tprでは、有機EL素子220が発光しても良く、あるいは、第1実施例のように発光しなくてもよい。

【0079】図13は、第2実施例の単一ラインドライバ410aを示す回路図である。この単一ラインドライバ410aは、データ線Xmの電源電位Vdd側に接続されている。このため、データ信号生成回路420aの駆動トランジスタ42と、付加電流回路430aの駆動トランジスタ44とが、いずれもpチャンネル型FETで構成されている点で図6に示した第1実施例と異なっている。他の構成は、第1実施例と同じである。

【0080】図14は、第2実施例における有機EL素子の発光の階調Gと、データ線Xmの電流値Imと、データ線の電荷量Qdとの関係を示している。第2実施例では、第1実施例とは反対に、単一ラインドライバ410aがデータ線Xmの電源電位Vdd側に設けられているので、階調Gとデータ線Xmの電荷量Qd（すなわち電圧Vd）との関係が第1実施例とは逆転している。すなわち、階調Gが高いほど（すなわち輝度が高いほど）、データ線の電荷量Qd（すなわち電圧Vd）は上昇する傾向にある。電荷量Qdは、最も低い階調Gminでは接地電圧に近い電圧に相当する電荷量となり、最も高い階調Gmaxでは電源電位Vddに近い電圧に相当する電荷量となる。

【0081】図15は、第2実施例でのプログラミング期間Tprにおけるデータ線Xmの電荷量Qdの変化を示す説明図である。この変化は、図8に示した第1実施例での変化と本質的には同じである。但し、図15(c)においてプログラミング開始前の電荷量Qd0が比較的小さいことは、第1実施例とは逆に、直前の行（すなわち（n－1）番目の行）のプログラミングにおけるプログラミング電流値Imが比較的小さいことを意味している。

【0082】この第2実施例の表示装置も、第1実施例と同様の効果を有する。すなわち、プログラミング期間Tprの初期に付加電流Ipをプログラミング電流Imに加算することによって、画素回路210aに対して短時間で正確なプログラミングを行うことが可能である。あるいは、プログラミング時間を短縮して、有機EL素子220の駆動制御の高速化を図ることが可能である。

【0083】C. 第3実施例（付加電流その3）：図16は、第3実施例の単一ラインドライバ回路410bを示す回路図である。この単一ラインドライバ410b内のデータ信号生成回路420は、図6に示した第1実施例と同じであるが、付加電流回路430bの構成が第1実施例と異なっている。すなわち、この付加電流回路430bは、スイッチングトランジスタ43と駆動トランジスタ44との直列接続を2組有しており、これらは互いに並列に接続されている。2つの駆動トランジスタ44の利得係数βcの比は、例えば1：2に設定される。また、付加電流制御信号Dpも2ビットの信号として供給される。この付加電流回路430bを用いた場合には、付加電流値Ipを、付加電流制御信号Dpが取り得る4つの値0～3に応じた4つのレベルのいずれかに任意に設定することが可能である。

【0084】図17は、第3実施例の付加電流回路430bを利用した場合のプログラミング期間Tprの動作を示す説明図である。ここでは、付加電流値Ipが、より高い第1のレベルIp2から、より低い第2のレベルIP1に変化している。この結果、第1実施例や第2実施例に比べて、より早くデータ線を充電または放電できる可能性がある。この例からも理解できるように、付加電流を利用する場合に、付加電流値を2段階以上に変化させて、データ線Xmの出力電流Iout を3段階以上に変化させるようにしてもよい。

【0085】また、図16の付加電流回路430bを用いた場合にも、第1実施例と同様に、付加電流値Ipのレベルを、直前の行に対するプログラミング電流値と、今回の行に対するプログラミング電流値とに応じて決定することが可能である。こうすれば、プログラミング電流値に応じた適切な付加電流値を選択的に利用することが可能である。

【0086】なお、このような多値の付加電流値Ipを利用した付加電流回路430bは、第2実施例にも適用可能である。

【0087】D. 付加電流を利用した変形例：付加電流の利用に関しては、以下のような種々の変形が可能である。

【0088】D1：付加電流回路は、単一ラインドライバ410の中に設ける必要は無く、データ線Xmに接続されていれば他の位置に設けることも可能である。また、各データ線Xm毎に1つの付加電流回路を設ける代わりに、複数のデータ線に対して1つの付加電流回路を設けてもよい。

【0089】D2：また、付加電流回路を設けずに、データ信号生成回路420によってプログラミング電流値Imよりも大きな電流値をプログラミング期間の初期に発生させ、所定時間の経過後にプログラミング電流値Imに切り換えるようにしてもよい。

【0090】以上の各種の実施例や変形例からも理解できるように、付加電流を利用する際には、一般に、プログラミングの初期においてプログラミング電流値Imよりも大きな電流をデータ線に流すようにすれば良い。こうすることによって、そのデータ線の充電または放電を促進することができ、正確なプログラミングや高速な駆動が可能となる。

【0091】E. 第4実施例（プリチャージ）：図18は、本発明の第4実施例としての表示装置の構成を示すブロック図である。この表示装置は、図3に示した第1実施例の表示装置の各データ線Xm（m=1～M）に、プリチャージ回路600をそれぞれ設けたものであり、他の構成は図3に示したものと同じである。但し、データ線の静電容量Cdは図示の便宜上省略されている。なお、単一ラインドライバ410としては、付加電流回路430（図6）を有していないものを利用することも可能である。

【0092】各データ線Xmには、表示マトリクス部200とデータ線ドライバ400との間の位置に、プリチャージ回路600がそれぞれ接続されている。プリチャージ回路600は、定電圧源であるプリチャージ電源V

pと、スイッチングトランジスタ610との直列接続で構成されている。この例では、スイッチングトランジスタ610はnチャンネル型FETであり、そのソースがデータ線Xnに接続されている。各スイッチングトランジスタ610のゲートには、コントローラ100（図2）からプリチャージ制御信号Prcが共通に入力されている。プリチャージ電源Vpの電位は、例えば画素回路210の駆動電源電位Vdd（図4）に設定される。但し、プリチャージ電圧Vpを任意に調整できるような電源回路を採用してもよい。

【0093】プリチャージ回路600は、プログラミングの完了前に各データ線Xmの充電または放電を行って、プログラミングに要する時間を短縮するための回路である。換言すれば、プリチャージ回路600は、データ線Xmの充電または放電を加速するための充放電加速部として機能する。また、プリチャージ回路600は、データ信号の変化に伴う電流の変化を加速する加速手段、あるいは、データ線Xmの電荷量を所定の値にリセットするためのリセット手段として機能すると考えることも可能である。

【0094】図19は、第4実施例におけるプログラミング期間Tprの動作を示す説明図である。この例では、期間t13～t15におけるプログラミングの実行の前に、期間t11～t12においてプリチャージ制御信号PrcがHレベルとなり、プリチャージ回路600による充電または放電（プリチャージ）が行われる。このプリチャージによって、データ線Xmの電荷量Qdは、プリチャージ電圧Vp（図18）に応じた所定の値に到達する。換言すれば、データ線Xmがプリチャージ電圧Vpにほぼ等しい電圧まで到達する。その後、期間t13～t15でプログラミングが実行されると、プログラミング期間Tpr内の時点t14において、データ線Xnの電荷量Qdが所望のプログラミング電流値Imに対応する電荷量Qdmに到達する。

【0095】図19（d）の一点破線は、プリチャージや付加電流を利用しない場合の電荷量の変化を示している。この場合には、プログラミング期間Tprの終期においても、データ線の電荷量が所望のプログラミング電流値Imに対応する電荷量Qdmに到達していない。従って、画素回路210に正しいプログラミング電流Imを供給して正しい階調にプログラミングすることができない可能性がある。

【0096】このように、本実施例においては、プリチャージを行ってデータ線の充電または放電を加速することにより、画素回路210に対して正しい発光階調を設定することが可能である。また、プログラミング時間を短縮して、有機EL素子220の駆動制御の高速化を図ることができる。

【0097】なお、データ線ドライバ400がデータ線Xmの接地電位側に設けられているときには、前述した図9に示されているように、プログラミング電流値Imが小さいほどデータ線の電荷量Qdが多く、その電圧Vdも大きい。この場合には、プリチャージ電圧Vpは、比較的小さなプログラミング電流値Im（すなわち比較的低い発光階調）に相当する比較的高い電圧値に設定することが好ましい。

【0098】一方、データ線ドライバ400がデータ線Xmの電源電位側に設けられているときには、前述した図14に示されているように、プログラミング電流値Imが小さいほどデータ線の電荷量Qdも少なく、その電圧Vdも小さい。この場合には、プリチャージ電圧Vpは、比較的小さなプログラミング電流値Im（すなわち比較的低い発光階調）に相当する比較的低い電圧値に設定することが好ましい。

【0099】具体的には、プリチャージ電圧Vpは、発光階調の中央値以下の低い階調範囲に相当する電圧値にデータ線をプリチャージできるように設定されることが好ましい。特に、ゼロでない最も低い発光階調の近傍の階調に相当する電圧値にデータ線をプリチャージできるように、プリチャージ電圧Vpを設定することが好ましい。ここで、「ゼロでない最も低い発光階調の近傍の階調」とは、例えば全階調範囲が0～255の場合には、階調値が1から10程度の範囲の階調を意味している。こうすれば、プログラミング電流値Imが小さい場合にも、十分高速にプログラミングを行うことが可能である。

【0100】プリチャージを行うか否かの判断は、上述した付加電流を用いた各種の実施例や変形例で説明した場合と同様に、直前の行に対するプログラミング電流値と、今回の行に対するプログラミング電流値とに応じて決定することも可能である。例えば、プログラミングの開始時におけるm番目のデータ線Xmの電荷量Qd0（図19）が、所望のプログラミング電流Imに対応する電荷量Qdmに十分に近い場合には、そのデータ線Xmに関するプリチャージを行わなくてもよい。あるいは、今回のプログラミング電流値Imが所定の閾値よりも小さい場合にのみプリチャージを利用し、今回のプログラミング電流値Imが閾値よりも大きい場合にはプリチャージを利用しないことと判断しても良い。この理由は、プログラミング電流値Imが大きい場合には、データ線Xmの充電または放電が十分に早く行われるので、プリチャージを行わなくても十分高速に所望のプログラミング電流値Imを達成できるからである。

【0101】なお、各データ線毎にプリチャージを行うか否かを判断する場合には、選択的にプリチャージを行うことができる。但し、常にすべてのデータ線に対してプリチャージを行うようにすれば、表示装置全体の制御が単純になるという利点がある。

【0102】なお、カラー表示装置は、RGBの3色分の画素回路を備えている。この場合には、各色毎にプリチャージ電圧Vpを独立に設定できるように装置を構成することが好ましい。具体的には、R用のデータ線とB用のデータ線とG用のデータ線とに関してそれぞれ適したプリチャージ電圧Vpを設定可能なように、3つのプリチャージ用電源回路を設けることが好ましい。また、同じデータ線に3色分の画素回路が接続されている場合には、プリチャージ用の電源回路として、出力電圧を変更可能な可変電源回路を採用することが好ましい。各色毎にプリチャージ電圧Vpを個別に設定できるようにすれば、プリチャージ操作をより効率よく行うことができる。

【0103】F．プリチャージタイミングに関する変形例：図20は、プリチャージ期間の変形例を示す説明図である。この例では、プリチャージ信号Prcがオンとなる期間Tpc（「プリチャージ期間Tpc」と呼ぶ）が第1のゲート信号V1がオンとなる期間の初期の部分と重なる時期まで延長されている。この場合には、プリチャージ期間Tpcの後半において、保持キャパシタ230（図4）を充電または放電するための2つのスイッチングトランジスタ211，212がオン状態となるので、この保持キャパシタ230をデータ線Xmと同時にプリチャージすることが可能である。従って、データ線Xmの浮遊容量Cdに比べて保持キャパシタ230の静電容量が無視できない場合には、その後のプログラミングに要する時間を短縮する効果がある。

【0104】但し、図19のように、実際のプログラミングを開始する前にプリチャージを行うようにすれば、プリチャージが保持キャパシタ230の蓄積電荷量に与える影響をより小さく抑えることができる可能性がある。

【0105】なお、図20において、プリチャージ期間Tpcが終了するまでプログラミング電流Imは0に保たれている。この理由は、プリチャージ期間Tpcにプログラミング電流Imを流すと、この電流の一部がプリチャージ回路600にも流れるので、無駄な電力を消費してしまうからである。但し、これによる電力消費量の増加が無視できる程度の場合には、プリチャージ期間Tpc内にプログラミング電流Imを流すようにしてもよい。

【0106】図21は、プリチャージ期間の他の変形例を示す説明図である。この例では、プリチャージ期間Tpcが、第1のゲート信号V1がオンとなった後に開始されている。この場合にも、保持キャパシタ230をデータ線Xmと同時にプリチャージすることが可能である。この例においても、プリチャージ期間Tpcが終了するまでプログラミング電流Imを0に保つことが好ましい。

【0107】以上の説明から理解できるように、プリチャージ期間は、画素回路のプログラミングが行われる期間の前に設定されてもよく（図19の例）、あるいは、

画素回路のプログラミングが行われる期間の初期の一部を含む期間に設定されても良い（図20，図21の場合）。ここで、「プログラミングが行われる期間」とは、ゲート信号V1がオン状態にあり、データ線Xmと保持キャパシタ230とを接続するスイッチングトランジスタ（例えば図4の211，212）がオン状態にある期間を意味している。換言すれば、プリチャージは、プログラミング期間が完了する前の特定のプリチャージ期間において実行することが好ましい。こうすれば、保持キャパシタ230への電荷の蓄積（電圧の記憶）が完了する前にプリチャージが行われるので、プリチャージが原因となって保持キャパシタ230の蓄積電荷量が所望の値からずれることを防止することができる。

【0108】G．プリチャージ回路の配置に関する変形例：図22ないし図25は、プリチャージ回路600の配置の種々の変形例を示している。図22の例では、表示マトリクス部200b内に複数のプリチャージ回路600が設けられている。この構成は、図3に示した第1実施例の表示マトリクス部200にプリチャージ回路600を追加した構成である。図23の例では、データ線ドライバ400c内に複数のプリチャージ回路600が設けられている。図24の例も、表示マトリクス部200d内に複数のプリチャージ回路600が設けられたものである。但し、図24の構成は、図10に示した第2実施例の表示マトリクス部200aにプリチャージ回路600を追加した構成である。図25の例では、データ線ドライバ400c内に複数のプリチャージ回路600が設けられている。図22～図25の回路の動作は、上述した第4実施例の動作とほぼ同じである。

【0109】図22や図24の例のように、プリチャージ回路600が表示マトリクス部200内に設けられている場合には、プリチャージ回路600も画素回路と同様のTFTで構成される。一方、図23や図25の例のように、プリチャージ回路600が表示マトリクス部200の外に設けられる場合には、例えば、プリチャージ回路600を表示マトリクス部200を含む表示パネル内にTFTで作成することも可能であり、あるいは、表示マトリクス部200とは別個のIC内にプリチャージ回路600を形成することも可能である。

【0110】図26は、プリチャージ回路600を備えた他の表示装置の例を示している。この表示装置では、図23の構成における複数の単一ラインドライバ410と複数のプリチャージ回路600の代わりに、1つの単一ラインドライバ410と、1つのプリチャージ回路600と、シフトレジスタ700と、が設けられている。また、表示マトリクス部200fの各データ線には、スイッチングトランジスタ250が設けられている。スイッチングトランジスタ250の一方の端子は各データ線Xmに接続されており、他方の端子は単一ラインドライバ410の出力信号線411に共通に接続されている。

この出力信号線411には、プリチャージ回路600にも接続されている。シフトレジスタ700は、各データ線Xmのスイッチングトランジスタ250にオン／オフ制御信号を供給しており、これによって、データ線Xmを1つずつ順次選択する。

【0111】この表示装置では、画素回路210が点順次に更新される。すなわち、ゲートドライバ300で選択された1つのゲート線Ynと、シフトレジスタ700で選択された1つのデータ線Xmと、の交点に存在する1つの画素回路210のみが1回のプログラミングで更新される。例えば、n番目のゲート線Ynで選択されたM個の画素回路210について1つずつ順次プログラミングが行われ、その終了後、次の（n＋1）番目のゲート線上のM個の画素回路210が1つずつプログラミングされる。これに対して、上述した各種の実施例や変形例においては、1行分の画素回路群が同時に（すなわち、線順次に）プログラミングされていた点で、図26に示した表示装置と動作が異なっている。

【0112】図26の表示装置のように、点順次で画素回路210のプログラミングを行う場合にも、上述した第4実施例と同様に、各画素回路のプログラミングの完了前にデータ線のプリチャージを行うことによって、画素回路210に正しいプログラミングを行うことが可能であり、あるいは、プログラミング時間を短縮して有機EL素子220の駆動制御の高速化を図ることができる。

【0113】図26の装置においても、プリチャージ回路600は、複数のデータ線Xm（m＝1～M）の充電または放電を加速することが可能である点で、上述した実施例や変形例と共通している。但し、図26のプリチャージ回路600は、複数のデータ線を同時に充電または放電する訳ではなく、1本ずつ充電または放電できるだけである。この説明からも理解できるように、本明細書において、ある回路が「複数のデータ線の充電または放電を加速できる」という文言は、その回路が複数のデータ線に関する充電または放電を同時に加速できる場合に限らず、1本ずつ順次充電または放電を加速できる場合も含んでいる。

【0114】なお、図26では、点順次のプログラミングを行う表示装置において、データ線にプリチャージを行う場合の例を説明したが、このような装置においてデータ線の充電または放電の加速を行う手段としては、前述した付加電流回路も同様に利用可能である。例えば、図26の単一ラインドライバ410は、図6に示した回路構成を有しているので、その付加電流回路430を用いて付加電流Ipを発生させることができる。但し、プリチャージと付加電流の両方を同時に利用できるように回路を構成する必要は無く、いずれか一方のみを利用できるような回路構成を採用してもよい。

【0115】H．電子機器への適用例：有機EL素子を利用した表示装置は、モバイル型のパーソナルコンピュータや、携帯電話や、ディジタルスチルカメラ等の種々の電子装置に適用することができる。

【0116】図27は、モバイル型のパーソナルコンピュータの構成を示す斜視図である。パーソナルコンピュータ1000は、キーボード1020を備えた本体部1040と、有機EL素子を用いた表示ユニット1060とを備えている。

【0117】図28は、携帯電話の斜視図である。この携帯電話2000は、複数の操作ボタン2020と、受話口2040と、送話口2060と、有機EL素子を用いた表示パネル2080を備えている。

【0118】図29は、ディジタルスチルカメラ3000の構成を示す斜視図である。なお、外部機器との接続についても簡易的に示している。通常のカメラは、被写体の光像によってフィルムを感光するのに対し、ディジタルスチルカメラ3000は、被写体の光像をCCD（Charge Coupled Device）等の撮像素子の光電変換によって撮像信号を生成するものである。ここで、ディジタルスチルカメラ3000のケース3020の背面には、有機EL素子を用いた表示パネル3040が設けられており、CCDによる撮像信号に基づいて表示が行われる。このため、表示パネル3040は、被写体を表示するファインダとして機能する。また、ケース3020の観察側（図においては裏面側）には、光学レンズやCCD等を含んだ受光ユニット3060が設けられている。

【0119】ここで、撮影者が表示パネル3040に表示された被写体像を確認して、シャッタボタン3080を押下すると、その時点におけるCCDの撮像信号が、回路基板3100のメモリに転送・格納される。また、このディジタルスチルカメラ3000にあっては、ケース3020の側面に、ビデオ信号出力端子3120と、データ通信用の入出力端子3140とが設けられている。そして、図に示されるように、前者のビデオ信号出力端子3120には、テレビモニタ4300が、また、後者のデータ通信用の入出力端子3140にはパーソナルコンピュータ4400が、それぞれ必要に応じて接続される。さらに、所定の操作によって、回路基板3100のメモリに格納された撮像信号が、テレビモニタ4300や、パーソナルコンピュータ4400に出力される。

【0120】なお、電子機器としては、図27のパーソナルコンピュータや、図28の携帯電話、図29のディジタルスチルカメラの他にも、テレビ、ビューファインダ型やモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた機器等を挙げることができる。これらの各種の電子機器の表示部として、有機EL素子を用いた上述の表示装置が適用可能である。

【0121】I．その他の変形例：
I1：上述した各種の実施例や変形例では、すべてのトランジスタがFETで構成されているものとしていたが、一部または全部のトランジスタをバイポーラトランジスタや他の種類のスイッチング素子で置き換えることも可能である。FETのゲート電極と、バイポーラトランジスタのベース電極は、本発明における「制御電極」に相当する。これらの各種のトランジスタとしては、薄膜トランジスタ（TFT）に加えて、シリコンベースのトランジスタも採用可能である。

【0122】I2：上述した各種の実施例や変形例では、表示マトリクス部200が1組の画素回路マトリクスを有するものとしていたが、表示マトリクス部200が複数組の画素回路マトリクスを有するものとしても良い。例えば、大型パネルを構成する際に、表示マトリクス部200を隣接する複数の領域に区分し、各領域毎に1組の画素回路マトリクスをそれぞれ設けるようにしても良い。また、1つの表示マトリクス部200内にRGBの3つの色に相当する3組の画素回路マトリクスを設けるようにしても良い。複数の画素回路マトリクス（単位回路マトリクス）が存在する場合には、各マトリクス毎に上述した実施例や変形例を適用することが可能である。

【0123】I3：上述した各種の実施例や変形例で用いた画素回路では、図5に示したようにプログラミング期間Tprと発光期間Telとが分かれていたが、プログラミング期間Tprが発光期間Telの一部に重なるような画素回路を用いることも可能である。このような画素回路に対しては、発光期間Telの初期にプログラミングが行われて発光の階調が設定され、その後、設定された階調で発光が継続する。このような画素回路を利用した装置に関しても、付加電流やプリチャージによるデータ線の加速を行うことによって、画素回路に正しい発光階調を設定することが可能であり、あるいは、プログラミング時間を短縮して有機EL素子の駆動制御の高速化を図ることができる。

【0124】I4：上述した各種の実施例や変形例では、電流プログラミング型の画素回路を有する表示装置に関する例を説明したが、本発明は、電圧プログラミング型の画素回路を有する表示装置にも適用可能である。電圧プログラミング型の画素回路に対しては、データ線の電圧値に応じてプログラミング（発光階調の設定）が行われる。電圧プログラミング型の画素回路を有する表示装置においても、付加電流やプリチャージを利用したデータ線の充電または放電の加速を行うことができる。

【0125】但し、電流プログラミング型の画素回路を用いた表示装置では、発光階調が低いときにプログラミング電流値がきわめて小さくなるので、プログラミングに多大な時間を要する可能性がある。従って、電流プログラミング型の画素回路を用いた表示装置に本発明を適用したときには、データ線の充電または放電の加速による効果がより顕著である。

【0126】I5：上述した各種の実施例や変形例においては、有機EL素子220の発光の階調を調節できるものとしていたが、本発明は、例えば定電流を発生して白黒表示（2値表示）を行う表示装置にも適用することができる。また、本発明は、パッシブマトリクス駆動法を用いて有機EL素子を駆動する場合にも適用可能である。但し、多階調の調節が可能な表示装置や、アクティブマトリクス駆動法を用いる表示装置に対しては、駆動の高速化への要求がより強いので、本発明の効果もより顕著である。さらに、本発明は、画素回路をマトリクス状に配列した表示装置に限らず、他の配列を採用した場合にも適用することが可能である。

【0127】I6：上述した実施例や変形例では、有機EL素子を用いた表示装置の例を説明したが、本発明は、有機EL素子以外の発光素子を用いた表示装置や電子装置にも適用可能である。例えば、駆動電流に応じて発光の階調が調節可能な他の種類の発光素子（LEDやFED（Field Emission Display）など）を有する装置にも適用することができる。

【0128】I7：本発明は、さらに、発光素子以外の他の電流駆動型の素子にも適用可能である。このような電流駆動型の素子としては、磁気RAM（MRAM）が存在する。図30は、磁気RAMを利用したメモリ装置の構成を示すブロック図である。

【0129】このメモリ装置は、メモリセルマトリクス部820と、ワード線ドライバ830と、ビット線ドライバ840とを有している。メモリセルマトリクス部820は、マトリクス状に配列された複数の磁気メモリセル810を有している。磁気メモリセル810のマトリクスには、その列方向に沿って伸びる複数のビット線X1，X2…と、行方向に沿って伸びる複数のワード線Y1，Y2…とがそれぞれ接続されている。この図30と第1実施例の図3とを比較すれば理解できるように、メモリセルマトリクス部820が表示マトリクス部200に対応している。また、磁気メモリセル810が画素回路210に、ワード線ドライバ830がゲートドライバ300に、ビット線ドライバ840がデータ線ドライバ400にそれぞれ対応している。

【0130】図31は、磁気メモリセル810の構成を示す説明図である。この磁気メモリセル810は、強磁性金属層からなる2つの電極811，812の間に、絶縁体からなる障壁層813が介挿された構成を有している。磁気RAMは、2つの電極811，812間に障壁層813を介してトンネル電流を流したときに、そのトンネル電流の大きさが上下の強磁性金属の磁化M1，M2の向きに依存する現象を利用して、データの記憶を行うようにしたものである。具体的には、2つの電極811，812の間の電圧V（または抵抗）を測定すること

によって、記憶されているデータが「0」か「1」かが判定される。

【0131】一方の電極812は、その磁化M2の向きが固定された基準層として利用され、他方の電極811は、データ記録層として利用される。情報の記録は、例えば、ビット線Xm（書き込み電極）にデータ電流Idataを流し、これに応じて発生する磁界により電極811の磁化M1の向きを変えることによって行われる。記録情報の読み出しは、ビット線Xm（書き込み電極）に逆方向の電流を流し、このときのトンネル抵抗や電圧を電気的に読み出すことによって行われる。

【0132】なお、図30および図31で説明したメモリ装置は、このような磁気RAMを用いた装置の一例であり、磁気RAMの構成や情報の記録や読み出し方法については、様々なものが提案されている。

【0133】本発明は、この磁気RAMのように、発光素子では無い電流駆動素子を用いた電子装置にも適用することができる。すなわち、本発明は一般に、電流駆動素子を用いた電子装置に適用可能である。

【図面の簡単な説明】

【図1】有機EL素子を用いた表示装置の一般的な構成を示すブロック図。

【図2】本発明の第1実施例としての表示装置の概略構成を示すブロック図。

【図3】表示マトリクス部200とデータ線ドライバ400の内部構成を示すブロック図。

【図4】第1実施例の画素回路210の内部構成を示す回路図。

【図5】第1実施例の画素回路210の通常の動作を示すタイミングチャート。

【図6】第1実施例のホーラインドライバ410の内部構成を示す回路図。

【図7】付加電流回路430を利用した場合のプログラミング期間Tprにおける電流値の変化を示す説明図。

【図8】プログラミング期間Tprにおけるデータ線Xmの電荷量Qcの変化を示す説明図。

【図9】有機EL素子の発光の階調Gと、プログラミング電流Imと、データ線の電荷量Qdとの関係を示すグラフ。

【図10】本発明の第2実施例としての表示装置の概略構成を示すブロック図。

【図11】第2実施例の画素回路210aの内部構成を示す回路図。

【図12】第2実施例の画素回路210aの通常の動作を示すタイミングチャート。

【図13】第2実施例のホーラインドライバ410aを示す回路図。

【図14】第2実施例における有機EL素子の発光の階調Gと、プログラミング電流Imと、データ線の電荷量Qdとの関係を示すグラフ。

【図15】第2実施例でのプログラミング期間Tprにおけるデータ線Xmの電荷量Qcの変化を示す説明図。

【図16】本発明の第3実施例のホーラインドライバ410bを示す回路図。

【図17】第3実施例の付加電流回路430aを利用した場合のプログラミング期間Tprの動作を示す説明図。

【図18】本発明の第4実施例としての表示装置の構成を示すブロック図。

【図19】第4実施例におけるプログラミング期間Tprの動作を示す説明図。

【図20】プリチャージ期間の変形例を示す説明図。

【図21】プリチャージ期間の変形例を示す説明図。

【図22】プリチャージ回路の配置の変形例を示すブロック図。

【図23】プリチャージ回路の配置の変形例を示すブロック図。

【図24】プリチャージ回路の配置の変形例を示すブロック図。

【図25】プリチャージ回路の配置の変形例を示すブロック図。

【図26】プリチャージ回路の配置の変形例を示すブロック図。

【図27】本発明に係る表示装置を適用した電子機器の一例としてのパーソナルコンピュータの構成を示す斜視図。

【図28】本発明に係る表示装置を適用した電子機器の一例としての携帯電話の構成を示す斜視図。

【図29】本発明に係る表示装置を適用した電子機器の一例としてのディジタルスチルカメラの背面側の構成を示す斜視図。

【図30】本発明の他の実施例としての磁気RAMデバイスの構成を示すブロック図。

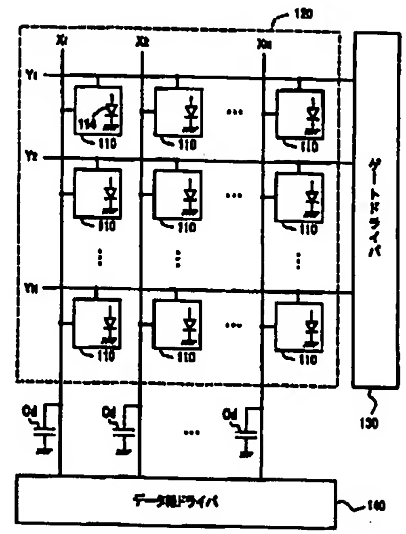
【図31】磁気RAMの概略構成を示す説明図。

【符号の説明】

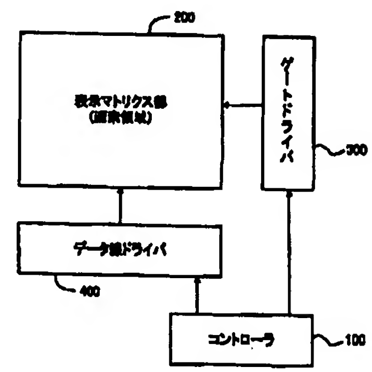
41…スイッチングトランジスタ
42…駆動トランジスタ
43…スイッチングトランジスタ
44…駆動トランジスタ
100…コントローラ
110…画素回路
114…有機EL素子
120…表示マトリクス部
130…ゲートドライバ
140…データ線ドライバ
200…表示マトリクス部（画素領域）
210…画素回路
210a…画素回路
211～213…スイッチングトランジスタ
214…駆動トランジスタ

220…有機EL素子
230…保持キャパシタ
241～243…スイッチングトランジスタ
244…駆動トランジスタ
250…スイッチングトランジスタ
300…ゲートドライバ
400…データ線ドライバ
410…ホーラインドライバ
411…出力信号線
420…データ信号生成回路
421…直列接続
430…付加電流回路
600…プリチャージ回路
610…スイッチングトランジスタ
700…シフトレジスタ
810…磁気メモリセル
811，812…電極
813…障壁層
820…メモリセルマトリクス部
830…ワード線ドライバ
840…ビット線ドライバ
1000…パーソナルコンピュータ
1020…キーボード
1040…本体部
1060…表示ユニット
2000…携帯電話
2020…操作ボタン
2040…受話口
2060…送話口
2080…表示パネル
3000…ディジタルスチルカメラ
3020…ケース
3040…表示パネル
3060…受光ユニット
3080…シャッタボタン
3100…回路基板
3120…ビデオ信号出力端子
3140…入出力端子
4300…テレビモニタ
4400…パーソナルコンピュータ

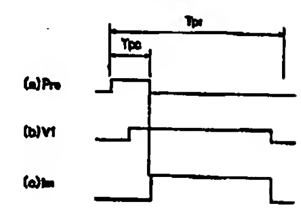
【図1】



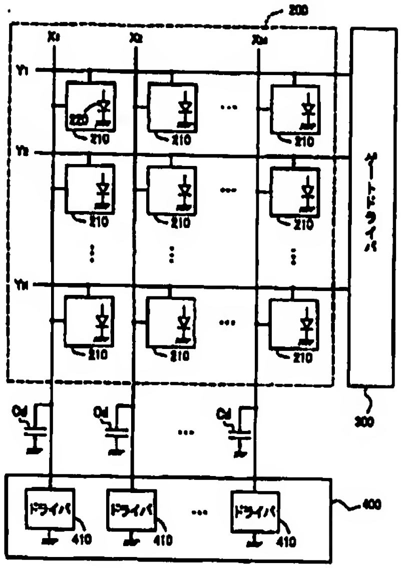
【図2】



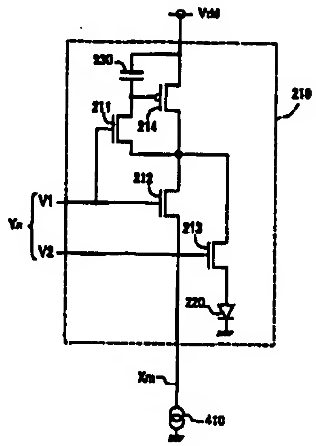
【図30】



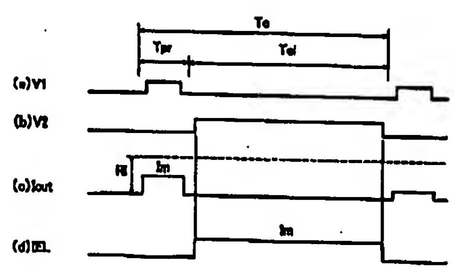
【図3】



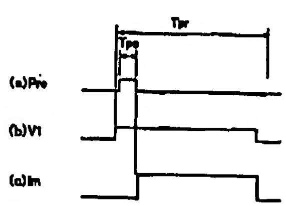
【図4】



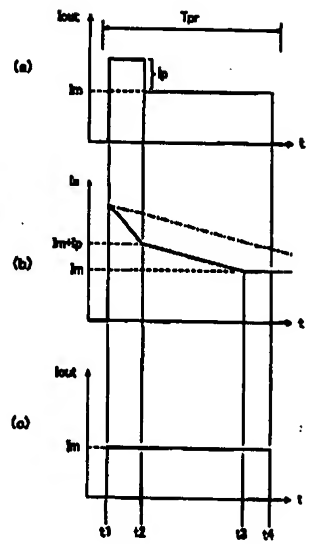
【図5】



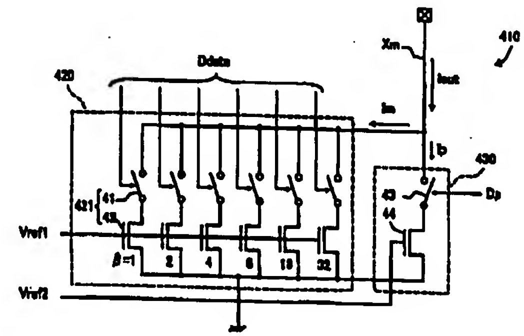
【図21】



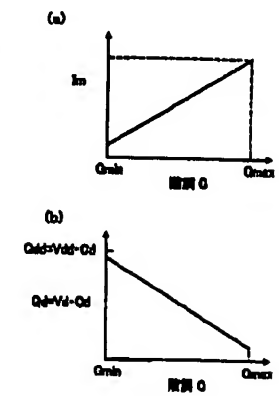
【図7】



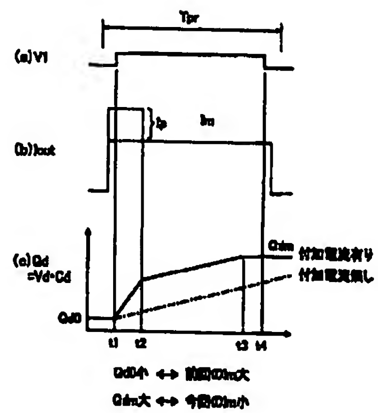
【図6】



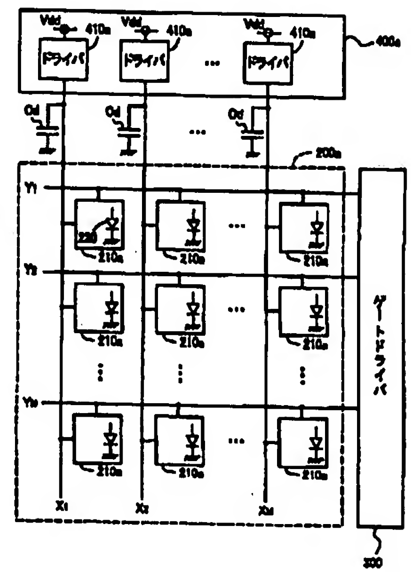
【図9】



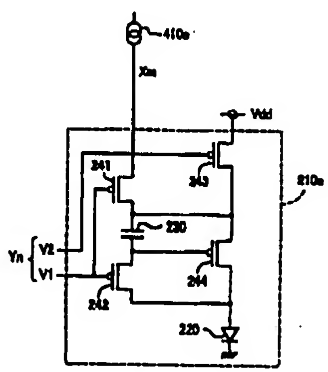
【図8】



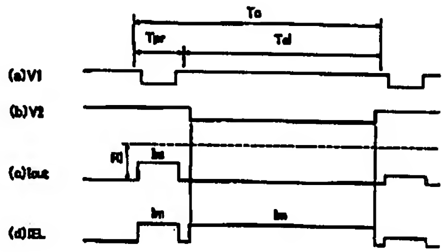
【図10】



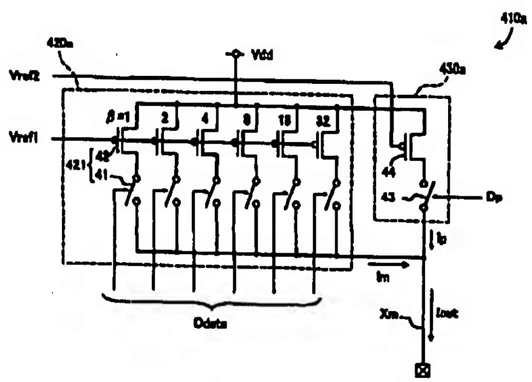
【図11】



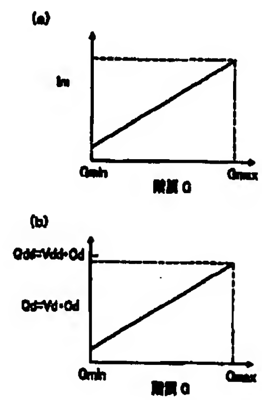
【図12】



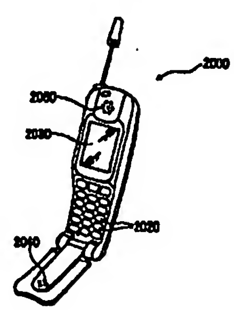
【図13】



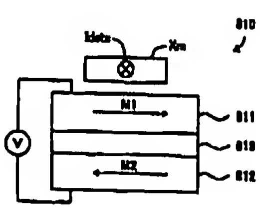
【図14】



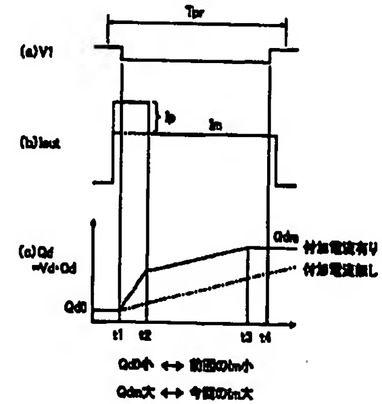
【図28】



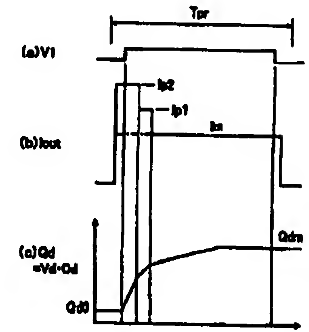
【図31】



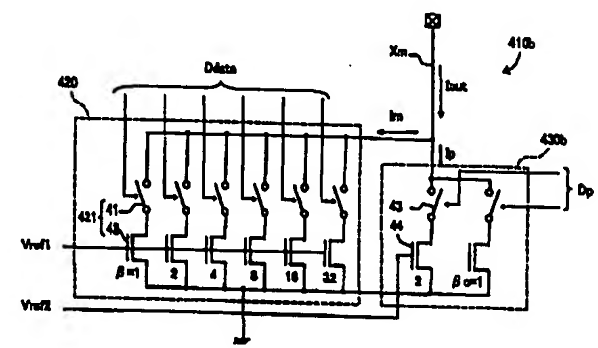
【図15】



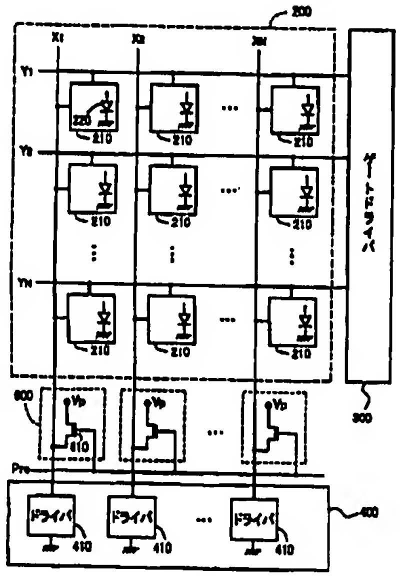
【図17】



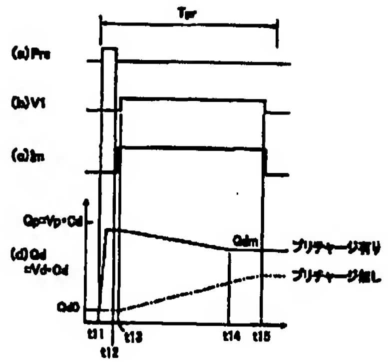
【図16】



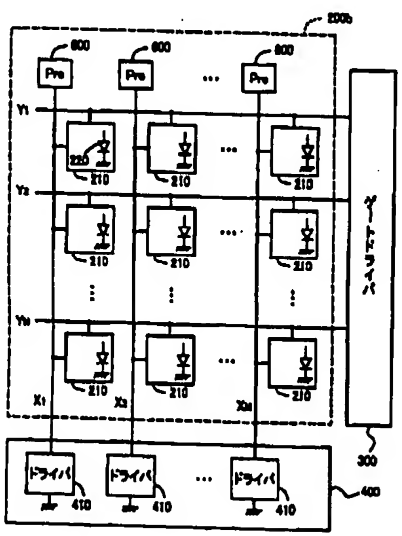
【図18】



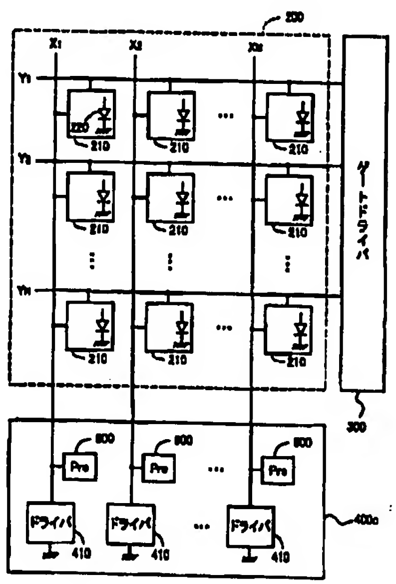
【図19】



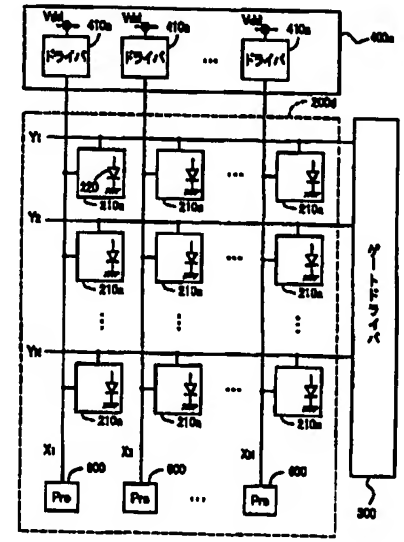
【図22】



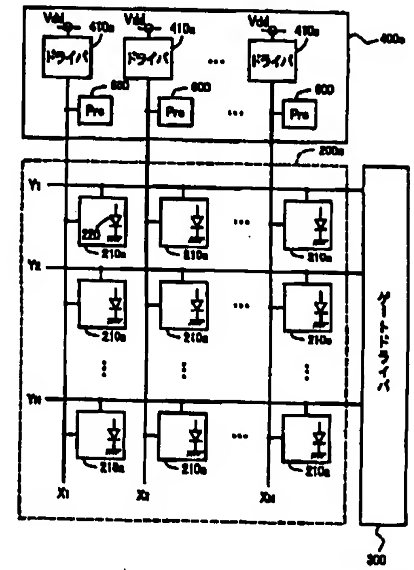
【図23】



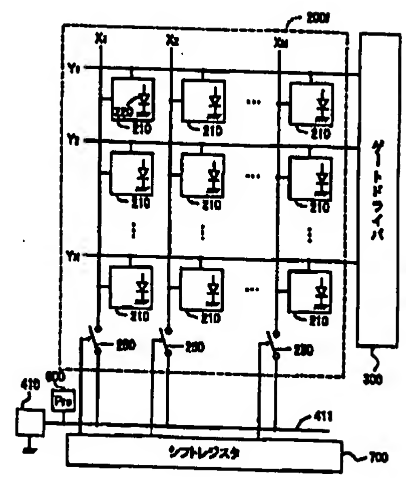
【図24】



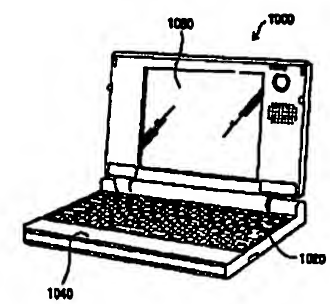
【図25】



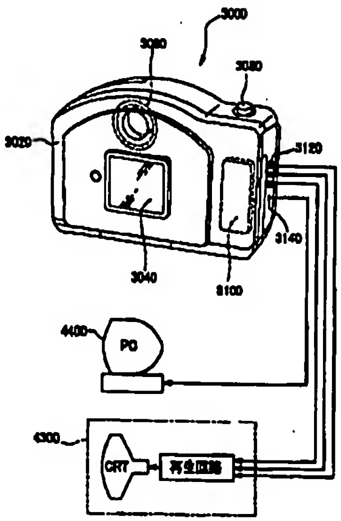
【図26】



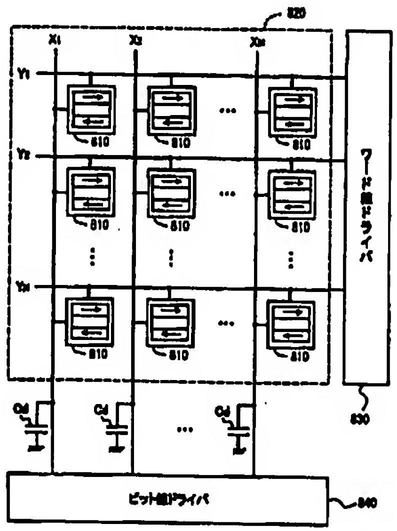
【図27】



【図29】


3000
3080
3060
3020
3120
3140
3040
3100
4400
PC
4300
CRT
再生回路

【図30】


820
X1
X2
Xm
Y1
Y2
Yn
810
Cd
ワード線ドライバ
830
ビット線ドライバ
840